

18 BUNDESREPUBLIK  
DEUTSCHLAND



DEUTSCHES  
PATENTAMT

12 Veröffentlichung  
10 DE 195 81 876 T 1

51 Int. Cl. 6:  
H 04 L 27/06  
H 04 L 27/20  
H 03 M 1/12

- der internationalen Anmeldung mit der  
87 Veröffentlichungsnummer: WO 96/21305  
in deutscher Übersetzung (Art. III § 8 Abs. 2 int. Pat. OG)
- 21 Deutsches Aktenzeichen: 195 81 876.8  
88 PCT-Aktenzeichen: PCT/US95/17014  
86 PCT-Anmeldetag: 28. 12. 95  
87 PCT-Veröffentlichungstag: 11. 7. 96  
43 Veröffentlichungstag der PCT-Anmeldung  
in deutscher Übersetzung: 27. 11. 97

DE 195 81 876 T 1

30 Unionspriorität:

08/366,283	29.12.94	US
08/366,347	29.12.94	US
08/366,205	29.12.94	US
08/389,474	14.02.95	US
08/415,387	03.04.95	US
08/552,177	02.11.95	US

71 Anmelder:

Motorola, Inc., Schaumburg, Ill., US

74 Vertreter:

Grünecker, Kinkeldey, Stockmair & Schwanhäusser,  
Anwaltssozietät, 80538 München

72 Erfinder:

Lurey, Daniel Morris, Hoffman Estates, Ill., US;  
Rottinghaus, Alan P., Barrington, Ill., US; Rader,  
Sheila Marie, Wildwood, Ill., US; Luz, Yuda Yehuda,  
Ct. Euless, Tex., US; Smith, Paul Fielding, North  
Richland Hills, Tex., US; Smith, John M., Elgin, Ill.,  
US; Pinckey, Danny Thomas, Arlington, Tex., US;  
Laird, Kevin Michael, Haltom City, Tex., US;  
Kobrinetz, Tony, Hoffman Estates, Ill., US; Elder,  
Robert C., McHenry, Ill., US; Bailey, Donald E.,  
Palatine, Ill., US

Prüfungsantrag gem. § 44 PatG ist gestellt

64 Digitaler Aufwärtswandler/Modulator mit Mehrfachzugriff und Verfahren

DE 195 81 876 T 1

BEST AVAILABLE COPY

# DIGITALER AUFWÄRTSWANDLER/MODULATOR MIT MHRFACHZUGRIFF UND VERFAHREN

5

## GEBIET DER ERFINDUNG

Die vorliegende Erfindung bezieht sich auf Kommunikationssysteme und insbesondere auf Breitbandtransceiver für die Verwendung in Kommunikationssystemen.

10

## HINTERGRUND DER ERFINDUNG

Sender und Empfänger für Kommunikationssysteme sind allgemein so gestaltet, daß sie abgestimmt werden, um eines aus einer Vielzahl von Signalen, die breit variierende Bandbreiten haben und die in einen bestimmten Frequenzbereiches fallen können, zu senden und zu empfangen. Fachleute werden erkennen, daß diese Sender und Empfänger elektromagnetische Strahlung innerhalb eines gewünschten Frequenzbandes abstrahlen beziehungsweise auffangen. Die elektromagnetische Strahlung kann aus einem Sender ausgegeben beziehungsweise in einem Empfänger eingegeben werden durch verschiedene Typen von Vorrichtungen, die eine Antenne, einen Wellenleiter, ein koaxiales Kabel und eine optische Faser einschließen.

Diese Sender und Empfänger eines Kommunikationssystems können eine Vielzahl von Signalen senden und empfangen, wobei jedoch diese Sender und Empfänger im allgemeinen eine Schaltung verwenden, die für jedes jeweilige Signal, das gesendet oder empfangen wird, das eine andere Frequenz oder Bandbreite hat, dupliziert wird. Diese Schaltungsduplikation ist keine optimale Gestaltungsarchitektur einer Mehrkanalkommunikationseinheit, da Kosten und Komplexität, die mit dem Bauen eines vollständig unabhängigen Senders und/oder Empfängers für jeden Kommunikationskanal verbunden sind, hinzugefügt werden.

Es ist eine alternative Sender- und Empfängerarchitektur möglich, die Signale senden und empfangen kann, die eine gewünschte mehrkanalbreite Bandbreite haben. Diese alternativen Sender und Empfänger können einen Digitalisierer

5 (beispielsweise einen Analog-Digital-Wandler) verwenden, der mit einer genügend hohen Abtastrate arbeitet, um zu gewährleisten, daß das Signal der gewünschten Bandbreite gemäß dem Nyquist-Kriterium (das heißt einer Digitalisierung mit einer Abtastrate, die mindestens dem Doppelten der zu digitalisier-

10 ten Bandbreite entspricht) digitalisiert werden kann. Danach wird das digitalisierte Signal vorzugsweise vor- oder nachverarbeitet unter Verwendung digitaler Signalverarbeitungstechniken, um zwischen den vielen Kanälen innerhalb der digitalisierten Bandbreite zu unterscheiden.

15

In Fig. 1 ist ein Breitbandtransceiver 100 des Standes der Technik gezeigt. Funkfrequenz-(RF)-Signale werden an der Antenne 102 empfangen, durch den RF-Wandler 104 verarbeitet und durch einen Analog-Digital-Wandler 106 digitalisiert. Die digitalisierten Signale werden durch eine diskrete Fourier-

20 transformation (DTF) 108 verarbeitet, an einen Kanalprozessor 110 und vom Kanalprozessor 110 an ein zelluläres Netz und ein öffentliches Telefonnetz (PSTN) weitergegeben. In einer Sendebetriebsart werden Signale, die vom zellularen Netz em-

25 pfangen werden, durch die Kanalprozessoren 110, die inverse diskrete Fouriertransformation (IDTF) 114 und den Digital-Analog-Wandler 116 verarbeitet. Analoge Signale vom Digital-Analog-Wandler 116 werden dann im RF-Aufwärtswandler 118 aufwärtsgewandelt und von der Antenne 120 abgestrahlt.

30

Ein Nachteil dieses alternativen Typs einer Kommunikationseinheit besteht darin, daß der digitale Verarbeitungsteil der Kommunikationseinheit eine genügend hohe Abtastrate haben muß, um zu gewährleisten, daß das Nyquistkriterium für die

35 maximale Bandbreite der empfangenen elektromagnetischen Strahlung erfüllt wird, die gleich ist der Summe der einzelnen Kommunikationskanäle, die die zusammengesetzte empfangene elektromagnetische Strahlungsbandbreite bilden. Wenn das zu-

sammengesetzte Bandbreitensignal genügend breit ist, so ist der digitale Verarbeitungsteil der Kommunikationseinheit sehr kostspielig und verbraucht beträchtlich Leistung. Zusätzlich müssen die Kanäle, die durch eine DFT oder eine IDFT-Filter-  
 5 technik erzeugt werden, nebeneinander liegen.

Es existiert ein Bedürfnis nach einem Sender und einem Empfänger, wie dem oben beschriebenen, der eine Vielzahl von Signalen innerhalb entsprechender Kanäle mit der gleichen  
 10 Sender- oder Empfängerschaltung senden und empfangen kann. Diese Sender- und Empfängerschaltung sollte jedoch vorzugsweise die Beschränkungen auf die Gestaltung einer Kommunikationseinheit vermindern, die mit der obigen Transceiverarchitektur verbunden sind. Wenn eine solche Sender- und Empfän-  
 15 gerarchitektur entwickelt werden könnte, so wäre sie ideal geeignet für zellulare Funktelefonkommunikationssysteme. Zellulare Basisstationen müssen typischerweise mehrere Kanäle innerhalb einer breiten Frequenzbandbreite (beispielsweise von 824 Megahertz bis 894 Megahertz) senden und empfangen. Zu-  
 20 sätzlich veranlassen kommerzielle Zwänge die Hersteller der zellularen Infrastruktur und der Teilnehmerrüstung, einen Weg zu finden, um die Kosten der Kommunikationseinheiten zu vermindern. In ähnlicher Weise würde eine solche Mehrkanal-sender- und Empfängerarchitektur gut für persönliche Kommuni-  
 25 kationssysteme (PCS) geeignet sein, die kleinere Dienstgebiete (als ihre Gegenspieler die zellularen Dienstgebiete) für jede Basisstation haben, womit eine entsprechend größer Anzahl von Basisstationen notwendig ist, um ein vorgegebenes geographisches Gebiet abzudecken. Operatoren, die Basissta-  
 30 tion verkaufen, wollen idealerweise ein Einheit, die weniger komplex ist und weniger kostet, um sie in ihren lizenzierten Dienstgebieten zu installieren.

Ein zusätzlicher Vorteil kann von den zellularen und PCS-  
 35 Herstellern aus dem Ergebnis des Gestaltens von Mehrkanalkommunikationseinheiten gewonnen werden, die den gleichen analogen Signalverarbeitungsteil teilen. Traditionelle Kommunikationseinheiten sind gestaltet, daß sie unter einer einzigen



- Informationssignalkodierungs- und Kanalisierungsstandard arbeiten. Im Gegensatz dazu umfassen diese Mehrkanalkommunikationseinheiten einen digitalen Signalverarbeitungsteil, der durch Software während des Herstellverfahrens oder im Feld
- 5 nach der Installation willentlich neu programmiert werden kann, so daß diese Mehrkanalkommunikationseinheiten gemäß irgendeinem von mehreren Informationssignalkodierungs- und Kanalisierungsstandards arbeiten können.
- 10 Ein weiterer Nachteil traditioneller Kommunikationssystemgestaltung besteht darin, daß die Hardware, die mit dem Kommunikationssystem verbunden ist, üblicherweise auf eine einzige Zugriffsmethode abgestimmt ist, (das ist verbesserter Mobiltelefondienst (AMPS), verbesserter Schmalbandmobiltelefondienst
- 15 (NAMPS), United States digital cellular (UDSC), personal digital cellular (PDC) und derartige Kommunikationszugangsverfahren). Um einen Mehrfachzugang zu bieten, das heißt einen Zugang zum Kommunikationssystem durch irgendeines der Zugangsverfahren, ist eine wesentliche Hardwareduplizierung
- 20 mit beträchtlichen Kosten erforderlich. Somit besteht ein Bedürfnis für ein Kommunikationssystem, das einen Mehrfachzugang liefert, während es nicht wesentlich die Menge der erforderlichen Hardware und somit die damit verbundenen Kosten erhöht.
- 25 Eine digitale Signalverarbeitung hat sich als die bevorzugte Implementierung in vielen Signalverarbeitungsanwendungen entwickelt. Das Auftauchen verbesserter, schnellerer und billigerer digitaler Signalprozessoren (DSPs) und anderer digitaler Schaltungselemente, verbunden mit der erhöhten Flexibilität und Genauigkeit digitaler Schaltung, hat dazu beigetragen, daß eine Anzahl von Signalverarbeitungsanwendungen aus dem analogen Bereich in den digitalen Bereich übergeführt wurden. Die digitale Signalverarbeitung kommt, während sie
- 30 die oben erwähnten Vorteile und andere Vorteile bietet, nicht ohne Nachteile aus. Beispielsweise sind einige Anwendungen, insbesondere im Bereich der Funkfrequenz-(RF)-Kommunikationen inhärent analog. Die Signalverarbeitung für RF-Anwendungen

erfordert oft die Umwandlung in ein analoges Signal, beispielsweise ein RF- oder Zwischenfrequenz-(IF)-Signal in ein digitales Signal und ebenso die Umwandlung digitaler Signale in analoge Signale. Ein Beispiel einer solcher Anwendung

5 ergibt sich in Breitbanddigitaltransceivern, wie sie in der US-Patentanmeldung desselben Anmelders mit der Seriennummer 08/366,283, deren Offenbarung hiermit ausdrücklich durch Bezugnahme eingeschlossen wird, gezeigt und beschrieben ist.

10 In vielen digitalen Verarbeitungsanwendungen, einschließlich der die in einem Breitbanddigitaltransceiver vorgenommen werden, muß die Präzision eines Signals von einer hohen Präzisionsebene auf eine niedrigere Präzisionsebene umgewandelt werden. Beispielsweise muß ein Signal, das in Form von 32 Bits

15 von Information dargestellt ist, auf ein Signal vermindert werden, das in Form von 16 Bits Information dargestellt ist. Dies ist bedingt durch die beschränkten Fähigkeiten gewisser digitaler Verarbeitungselemente, wie beispielsweise Digital-Analog-Wandler (DACs). Bei der Durchführung einer solchen Um-

20 wandlung entsteht jedoch ein Informationsverlust. Man wird im obigen Beispiel erkennen, daß bei einer gegebenen Datenrate 32 Bit mehr Information darstellen können als 16 Bit. Das Ergebnis dieses Informationsverlustes ist Quantisierungsrauschen.

25 Oft ist das Rauschen über die gesamte Nyquist-Bandbreite verteilt und die Rauschleistung pro Hertz ist vernachlässigbar. Häufig taucht das Rauschen jedoch bei diskreten Frequenzen auf, wie bei den zweiten und dritten Harmonischen des Signals, was zu erheblichen Problemen führt.

30

Um das Problem des Ansteigens des Rauschens bei speziellen Frequenzen zu überwinden, wurde vorgeschlagen, ein Pseudozufallsrauschen in das Signal einzuführen, was oft als Zittern

35 bezeichnet wird. Eine Anzahl von Zittertechniken ist in den US-Patenten Nr. 4,901,265, 4,951,237, 5,073,869, 5,228,054 und 5,291,428 beschrieben. Ein Hauptnachteil des Zitterns ist die Erfordernis eine Pseudzufallsrauschgeneratorschaltung

vorzusehen, die oft komplex ist und die Implementierung der Anwendung kompliziert und kostspielig macht.

- 5 Somit existiert ein Bedürfnis für ein Verfahren und eine Vorrichtung für das Vermindern des Quantisierrauschens ohne eine wesentliche Erhöhung der Kosten und der Komplexität der digitalen Signalverarbeitungsschaltung.

- Es gibt zahllose Vorteile, ein Funkkommunikationssystem unter  
10 Verwendung digitaler Techniken zu implementieren. Darunter ist eine vergrößerte Systemkapazität, ein vermindertes Rauschen und eine verminderte Hardware und eine damit kleinerer Leistungsverbrauch zu erwähnen. Grundsätzlich wird bei einem digitalen Funkkommunikationssystem gefordert, daß die empfan-  
15 genen analogen Funksignale digitalisiert werden. Das wohlbekannte Nyquist-Kriterium erfordert, das eine solche Digitalisierung mit einem minimalen Fehler bei ungewähr dem Doppelten der Bandbreite des analogen Signals durchgeführt werden kann. Im US-Patent Nr. 5,251,218 ist ein typisches Verfahren des  
20 Standes der Technik für das Digitalisieren eines analogen Funkfrequenzsignals gemäß diesem Prinzip beschrieben. Es wird jedoch deutlich, daß, wo das Funksignal eine große Bandbreite belegt, ADCs erforderlich sind, die mit sehr hohen Abtastraten arbeiten. Solche Vorrichtungen sind, sofern sie überhaupt  
25 verfügbar sind, teuer und haben häufig eine verminderte Leistung, das heißt sie haben eine wesentliche Störung und einen erhöhten Leistungsverbrauch, wenn sie bei hohen Abtastraten betrieben werden.

- 30 Das Funkkommunikationssystemen zugewiesene Spektrum ist typischerweise groß bezüglich der Anforderungen der Digitalisierung. In einigen Funkkommunikationssystemen wird, obwohl das gewünschte Signal eine große Bandbreite belegt, nicht die gesamte Bandbreite von den interessierenden Signalen belegt. In  
35 zellularen Funktelefonkommunikationssystemen ist beispielsweise die Kommunikationsbandbreite nicht aneinanderhängend. Dem zellularen A-Band ist beispielsweise eine Bandbreite von 12,5 Megahertz (MHz) zugewiesen. Spektral gesehen belegt das

gesamte A-Band jedoch eine Bandbreite von 22,5 MHz in zwei nicht zusammenhängenden Teilen. Um das A-Band zu digitalisieren, würde man einen ADC brauchen, der gemäß dem Nyquist-Kriterium mit mindestens 45 MHz oder 45 Millionen Abtastungen pro Sekunde (Ms/s) und zuverlässiger mit 56 Ms/s betreibbar ist. Die Aufteilung des Signals in kleinere Segmente gestattet die Verwendung mehrerer ADCs mit niedrigeren Abtastraten. Die Verwendung mehrerer ADCs hat den Nachteil, daß mehr Hardware benötigt wird. Darüberhinaus fallen die Taktfrequenz und ihre Harmonischen höherer Ordnung unvermeidlich in das Frequenzband des digitalisierten Signals. Ein weiterer Nachteil ist die Menge digitaler Daten, die gehandhabt werden müssen, um die sich ergebenden mehreren digitalen Signale zu filtern, zu interpolieren, auf eine Bandüberlappung zu kompensieren und zu summieren.

Es besteht somit ein Bedürfnis für eine Vorrichtung zur Digitalisierung breitbandiger Frequenzsignale, die keine hohen Abtastraten erfordert und die nicht wesentlich die Menge der für das Kommunikationssystem erforderlichen Hardware erhöht.

Die vielen Vorteile und Merkmale der vorliegenden Erfindung werden aus der folgenden detaillierten Beschreibung mehrerer bevorzugten Ausführungsformen unter Bezugnahme auf die be-  
gleitenden Zeichnungen deutlich.

#### KURZE BESCHREIBUNG DER ZEICHNUNGEN

Fig. 1 ist ein Blockdiagramm eines Mehrkanaltransceivers des Standes der Technik;

Fig. 2 ist eine Blockdiagrammdarstellung eines Mehrkanalempfänger gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 3 ist eine Blockdiagrammdarstellung eines Mehrkanalsenders gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 4 ist eine Blockdiagrammdarstellung eines Mehrkanalempfängers gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 5 ist eine Blockdiagrammdarstellung des in Fig. 2  
5 gezeigten Mehrkanalempfängers, der modifiziert ist, um eine kanalweise Abtastung zu liefern, gemäß einer anderen bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 6 ist eine Blockdiagrammdarstellung eines Mehrkanaltransceivers gemäß einer anderen bevorzugten Ausführungs-  
10 form der vorliegenden Erfindung;

Fig. 7 ist eine Blockdiagrammdarstellung eines Mehrkanaltransceivers gemäß einer anderen bevorzugten Ausführungs-  
form der vorliegenden Erfindung;

Fig. 8 ist eine Blockdiagrammdarstellung der Datenlen-  
15 kung in einem Mehrkanaltransceiver gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung;

Fig. 9 ist eine Blockdiagrammdarstellung der Datenlen-  
kung in einem Mehrkanaltransceiver gemäß einer anderen bevor-  
zugten Ausführungsform der vorliegenden Erfindung;

20 Fig. 10 ist eine Blockdiagrammdarstellung der Datenlen-  
kung in einem Mehrkanaltransceiver gemäß einer anderen bevor-  
zugten Ausführungsform der vorliegenden Erfindung;

Fig. 11 ist eine Blockdiagrammdarstellung eines digita-  
len Wandlermoduls des Mehrkanalsenders der Fig. 5 und in  
25 Übereinstimmung mit einer bevorzugten Ausführungsform der  
vorliegenden Erfindung;

Fig. 12 ist eine Blockdiagrammdarstellung einer bevor-  
zugten Ausführungsform eines digitalen Abwärtswandlers gemäß  
der vorliegenden Erfindung;

30 Fig. 13 ist eine Blockdiagrammdarstellung einer bevor-  
zugten Ausführungsform eines digitalen Aufwärtswandlers gemäß  
der vorliegenden Erfindung;

Fig. 14 ist eine Blockdiagrammdarstellung eines Auf-  
wärtswandlers, der an den digitalen Abwärtswandler der vor-  
35 liegenden Erfindung anpaßbar ist;

Fig. 15 ist eine Blockdiagrammdarstellung eines Modula-  
tors, der an den digitalen Aufwärtswandler der vorliegenden  
Erfindung anpaßbar ist;

Fig. 16 ist eine Blockdiagrammdarstellung einer bevorzugten Ausführungsform eines Aufwärtswandlers/Modulators für den digitalen Aufwärtswandler der vorliegenden Erfindung;

Fig. 17 ist eine Blockdiagrammdarstellung einer bevorzugten Ausführungsform einer Kanalprozessorkarte gemäß der vorliegenden Erfindung;

Fig. 18 ist eine Blockdiagrammdarstellung einer anderen bevorzugten Ausführungsform einer Kanalprozessorkarte gemäß der vorliegenden Erfindung; und

Fig. 19 ist ein Flußdiagramm, das eine Abtastprozedur gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung darstellt.

Fig. 20 ist eine Blockdiagrammdarstellung einer Quantisierschaltung gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 21 ist eine Transferfunktionsdarstellung eines Filters für die Verwendung in der in Fig. 20 gezeigten Quantisierschaltung.

Fig. 22 ist eine Kurve, die spektral das Quantisiererauschauschen zeigt, das auf dem Abschneiden ohne die vorliegende Erfindung basiert.

Fig. 23 ist eine Kurve, die spektral die Leistung der Quantisierschaltung der Fig. 20 zeigt.

Fig. 24 ist eine Blockdiagrammdarstellung eines Breitbandfrequenzsignaldigitalisierers gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 25 ist eine Blockdiagrammdarstellung eines Breitbandfrequenzsignaldigitalisierers gemäß einer anderen bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 26 ist eine Blockdiagrammdarstellung eines Breitbandfrequenzsignaldigitalisierers gemäß einer anderen bevorzugten Ausführungsform der vorliegenden Erfindung.

Die Figuren 27A-27B zeigen spektral die Verarbeitung eines Breitbandfrequenzsignals gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Die Figuren 28-28H zeigen spektral die Verarbeitung eines Breitbandfrequenzsignals gemäß einer anderen bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 29 ist ein Blockdiagrammdarstellung eines aufgespalteten Frequenzbanddigitalisierers gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 30A ist eine spektrale Darstellung eines Signals  
5 mit aufgespaltenen Frequenzband.

Fig. 30B ist eine spektrale Darstellung des in Fig. 30A gezeigten Signals mit aufgespaltenem Frequenzband nach der Verschiebung gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 30C ist eine spektrale Darstellung des in Fig. 30B gezeigten Signals mit aufgespaltenem Frequenzband nach der Umwandlung in ein digitales Signal gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung.

Fig. 31 ist ein Flußdiagramm, das ein Verfahren zur Di-  
15 gitalisierung eines Signals mit aufgespaltenem Frequenzband gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung zeigt.

## 20 GENAUE BESCHREIBUNG EINER BEVORZUGTEN AUSFÜHRUNGSFORM

Die vorliegende Erfindung ist auf einen Breitbandmehrkanal-  
sender und -empfänger (Transceiver) gerichtet, der einen ho-  
hen Grad von Flexibilität und Redundanz aufweist und der ins-  
25 besondere an zellulare oder PCS Kommunikationssysteme anpaß-  
bar ist. Der Transceiver unterstützt mehrere Antennen entweder  
für einen sektorisierten, zellularen Betrieb, einen Diver-  
sity-Empfang, eine Redundanz oder wie dies bevorzugt wird  
eine Kombination aller dieser Merkmale mit einer vergrößerten  
30 Benutzerkapazität bei verringerten Kosten. Der Transceiver  
der vorliegenden Erfindung erfüllt diese und viele andere  
Merkmale durch eine praktische Architektur, die die Leistung  
erhöht durch das Aufnehmen einer im wesentlichen digitalen  
Verarbeitung und einer dynamischen Ausrüstungsteilung (DES).

35

Die vorliegende Erfindung gestattet ferner einen mehrfachen  
Zugang ohne eine wesentliche Hardwareduplizierung. Ein Tran-  
sceiver gemäß der vorliegenden Erfindung umfaßt programmier-

bare digitale Abwärtswandler (DDCs) und programmierbare digitale Aufwärtswandler (DUCs). Das heißt, jeder der DUCs und DDCs kann programmiert werden, um variierende Dezimier/Interpolierverhältnisse zu liefern, um Zugangsverfahren mit variierenden Signalformaten und Bandbreiten aufzunehmen. Die Programmierbarkeit des DUC kann nicht vollständig einen Mehrfachzugang liefern. Deswegen umfaßt der DUC der vorliegenden Erfindung auch eine einzigartige Hardwarestruktur, die sowohl eine Frequenzmodulation (FM) als auch eine Quadratur (I und Q) Aufwärtswandlung ohne eine wesentliche Hardwareduplizierung und den damit verbundenen Kosten liefert.

Unter Bezug auf Fig. 4 ist ein Transceiver 400 gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung gezeigt. Für die Erleichterung der Diskussion werden bevorzugte Ausführungsformen von Breitbandmehrkanaledigitalempfänger- und Senderteilen 200 beziehungsweise 300 des Transceivers 400 diskutiert. Weiterhin wird, um eine bevorzugte Implementierung der vorliegenden Erfindung zu zeigen, ein Transceiver gezeigt, der im zellularen Funkfrequenz-(RF)-Band betreibbar ist. Es sollte jedoch verständlich sein, daß die vorliegende Erfindung leicht angepaßt werden kann, um irgendein RF-Kommunikationsband, einschließlich beispielsweise die PCS und derartige Bänder zu bedienen.

Unter Bezug auf Fig. 2 ist ein Breitbandmehrkanaledigitalempfängerteil (Empfänger) 200 gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung gezeigt. Der Empfänger 200 umfaßt eine Vielzahl von Antennen 202 (einzelne Antennen 1, 3, ..., n-1), die jeweils mit einer Vielzahl von Funkfrequenzmischern 204 verbunden sind, für eine Umwandlung von RF-Signale, die an den Antennen 202 empfangen werden, in Zwischenfrequenz-(IF)-Signale. Es sollte erkenntlich sein, daß die Mischer 204 die passenden Signalverarbeitungselemente, die zumindest Filter, Verstärker und Oszillatoren für eine Vorkonditionierung der empfangen RF-Signale, das Isolieren des speziell interessierenden RF-Bandes und das Mischen der RF-Signale zu den gewünschten IF-Signalen umfaßt.



LE 195 81 876 T1

Die IF-Signale werden dann zu einer Vielzahl von Analog-Digital-Wandlern (ADCs) 210 übertragen, wobei das gesamte interessierende Band digitalisiert wird. Ein bisheriger Nachteil bei Breitbandempfängern des Standes der Technik bestand darin, daß der ADC für eine vollständige und genaue Digitalisierung des gesamten Bandes mit einer sehr hohen Abtastrate betrieben werden mußte. Beispielsweise belegen die zellularen A und B Bänder 25 Megahertz (MHz) des RF-Spektrums. Gemäß dem wohlbekannten Nyquistkriterium würde für eine genaue Digitalisierung der gesamten zellularen Bänder mit einem einzelnen ADC eine Vorrichtung benötigt, die mit einer Abtastrate von mehr als 50 MHz (oder 50 Millionen Abtastungen pro Sekunde 50 Ms/s) arbeiten kann. Solche Vorrichtungen werden gebräuchlicher und innerhalb des Umfanges der vorliegenden Erfindung sollte die neueste ADC-Technologie verwendet werden. Jedoch beschreiben die US-Patentanmeldungen des gleichen Anmelders, die gleichzeitig hiermit eingereicht wurden und die Titel tragen "Split Frequency Band Signal Digitizer and Method" von Smith et al. und "Wideband Frequency Signal Digitizer and Method" von Elder, deren Offenbarungen hiermit ausdrücklich durch Bezugnahme eingeschlossen werden, Vorrichtungen und Verfahren für die vollständige und genaue Digitalisierung eines Breitbandfrequenzsignals, das ADCs verwendet, die mit niedrigeren Abtastraten arbeiten. Die ADCs 210 digitalisieren die IF-Signale, um somit digitale Signale zu erzeugen. Diese digitalen Signale werden dann an digitale Abwärtswandler (DDCs) 214 geliefert.

Der DDC 214 der bevorzugten Ausführungsform, der in Fig. 12 deutlicher sichtbar ist, umfaßt einen Schalter 1216, der es einem DDC 214 gestattet, IF-Signale von irgendeiner aus der Vielzahl der Antennen 202 auszuwählen. Basierend auf dem Zustand des Schalters 1216 akzeptiert der DDC 214 einen Hochgeschwindigkeitsstrom digitaler Worte (beispielsweise ungefähr 60 MHz) vom ADC 210, der mit der ausgewählten Antenne verbunden ist, in der bevorzugten Ausführungsform über einen Rückwandplatinenverbindung 1108, Fig. 11. Der DDC 214 ist be-

treibbar, um eine spezielle Frequenz (im digitalen Bereich) auszuwählen, um eine Dezimierung (eine Ratenverminderung) zu liefern und das Signal auf eine Bandbreite zu filtern, die mit den Kanälen des Kommunikationssystems verbunden ist. Unter spezieller Bezugnahme auf Fig. 12 enthält jedes DDC 214 einen numerisch gesteuerten Oszillator (NCO) 1218 und einen komplexen Multiplizierer 1220, um eine Abwärtswandlung des digitalen Wortstroms durchzuführen. Man beachte, daß dies die zweite Abwärtswandlung ist, da eine erste Abwärtswandlung des empfangenen analogen Signals durch die Mischer 204 durchgeführt wurde. Das Ergebnis der Abwärtswandlung und der komplexen Multiplikation ist ein Datenstrom in Quadratur, das heißt, er weist Inphasen I und Quadratur Q Komponenten auf, die spektral zu einer Mittenfrequenz von Null Hertz verschoben wurden (Basisband oder Null IF). Die I, Q Komponenten des Datenstroms werden an ein Paar Dezimierfilter 1222 geleitet, um die Bandbreite und die Datenrate auf eine für die betriebene Luftschnittstelle (allgemeine Luftschnittstelle oder CAI) des speziellen Kommunikationssystems geeignete Bandbreite zu vermindern. In der bevorzugten Ausführungsform beträgt die Datenrate, die aus den Dezimierfiltern ausgegeben wird, ungefähr das 2,5 fache der gewünschten Bandbreite des CAI. Es sollte verständlich sein, daß die gewünschte Bandbreite die Ausgangsrate der bevorzugten Dezimierfilter 1222 ändern kann. Der dezimierte Datenstrom wird dann durch digitale Filter 1224 tiefpaßgefiltert, um alle unerwünschten Faltungskomponenten zu entfernen. Die Dezimierfilter 1222 und die digitalen Filter 1224 liefern eine grobe Selektivität; eine endgültige Selektivität wird innerhalb der Kanalprozessoren 228 in bekannter Art erzielt.

Wie man in Fig. 2 sieht, sind eine Vielzahl von DDCs 214 in der bevorzugten Ausführungsform vorgesehen und jeweils mit ADCs 210 verbunden. Jeder der DDCs 214 kann eine aus der Vielzahl der ADCs 210/Antennen 202 aussuchen, von dem er einen Hochgeschwindigkeitsdigitalwortstrom über eine Rückwandplatine 1106 empfängt. Die Ausgangssignale der DDCs 214, ein Datenstrom niedriger Geschwindigkeit (beispielsweise ungefähr

10 MHz Basisbandsignal) sind mit einem Zeitmultiplex-(TDM)-Bus 226 für eine Kommunikation mit einer Vielzahl von Kanalprozessoren 228 über einen Ausgangsformatierer 1232 verbunden. Durch Platzierung der Ausgangssignale der DDCs auf dem TDM-Bus 226 ist es möglich, daß einer der Kanalprozessoren 228 irgendeinen der DDCs 214 für das Empfangen eines Basisbandsignals aussucht. Im Fall eines Ausfalls eines Kanalprozessors 228 oder eines DDC 214 sind die Kanalprozessoren 228 über den Steuerbus 224 und die Steuerbusschnittstelle 1234 betreibbar, um verfügbare Kanalprozessoren mit verfügbaren DDCs mit einer passenden Konkurrenz/Zufallsverarbeitung zu verbinden, um zu verhindern, daß zwei Kanalprozessoren versuchen, auf den gleichen DDC zuzugreifen. In der bevorzugten Ausführungsform sind die DDCs 214 jedoch in zugewiesenen Zeitschlitzten auf dem TDM-Bus 226 für eine Verbindung mit einem speziellen Kanalprozessor 228 angeordnet.

Die Kanalprozessoren 228 sind betreibbar, um Steuersignale über den Steuerbus 224 zu den DDCs 214 für das Einstellen digitaler Wortstromverarbeitungsparameter zu senden. Das heißt, die Kanalprozessoren 228 können die DDCs 214 anweisen, eine Abwärtswandlungsfrequenz, eine Dezimiertrate und Filterkennzeichen (beispielsweise Bandbreitenform, etc.) für die Verarbeitung der digitalen Datenströme auszuwählen. Es sollte verständlich sein, daß der NCO 1218, der komplexe Multiplizierer 1220, der Dezimierer 1222 und das digitale Filter 1224 auf eine numerische Steuerung reagieren, um die Signalverarbeitungsparameter zu modifizieren. Dies gestattet es dem Empfänger 200 Kommunikationssignale zu empfangen, die einer Anzahl verschiedener Luftschnittstellenstandards entsprechen.

Wenn man weiter Fig. 2 betrachtet, liefert der Empfänger der vorliegenden Erfindung eine Vielzahl von Empfängerbänken (zwei davon sind gezeigt und mit 230 und 230' bezeichnet). Jeder der Empfängerbänke 230 und 230' umfaßt die Elemente, die oben vor dem TDM-Bus 226 beschrieben wurden, um eine Funkfrequenzsignal zu empfangen und zu verarbeiten. Um einen Diversitätsempfang bei der vorliegenden Erfindung bereitzu-

stellen, sind ein Paar benachbarter Antennen, eine von den Antennen 202 und eine von den Antennen 202' (einzeln mit 2,4,...,n bezeichnet), von denen jede mit den Empfängerbänken 230 beziehungsweise 230' verbunden ist, bezeichnet, um einen

5 Sektor des Kommunikationssystems zu bedienen. Die Signale, die an jeder Antenne 202 und 202' empfangen werden, werden durch die Empfängerbänke 230 beziehungsweise 230' jeweils unabhängig verarbeitet. Die Ausgangssignale der Empfängerbänke 230 und 230' werden jeweils auf den TDM-Bussen 226 und

10 226' zu den Kanalprozessoren 228 übertragen, wo der Diversitätsempfang durchgeführt wird, obwohl natürlich auch ein einzelner Bus verwendet werden kann.

Die Kanalprozessoren 228 empfangen die Basisbandsignale und

15 führen die geforderte Basisbandsignalverarbeitung selektiv durch, um Kommunikationskanäle wieder zu gewinnen. Diese Verarbeitung umfaßt mindestens die Audiofilterung in einem analogen CAI-Kommunikationssystem, die Vorwärtsfehlerkorrektur in digitalen CAI-Kommunikationssystemen, und die Empfangs-

20 stärkeanzeige (RSSI) in allen Kommunikationssystemen. Jeder Kanalprozessor 228 gewinnt Verkehrskanäle unabhängig wieder. Darüberhinaus ist jeder Kanalprozessor 228 betreibbar, um eine Diversität zu liefern, um auf jede aus dem Paar von Antennen zu hören, die einem Sektor zugeordnet sind, und um somit

25 zwei Basisbandsignale, eines pro Antenne, zu empfangen und zu verarbeiten. Die Kanalprozessoren 228 liefern ferner eine Schnittstelle 436, Fig. 4, zum Kommunikationsnetz, beispielsweise in einem zellularen Kommunikationssystem zu einer Basisstationssteuerung oder einem mobilen Schaltzentrum über

30 eine geeignete Verbindung.

Unter Bezug auf Fig. 17 ist eine bevorzugte Ausführungsform eines Kanalprozessors 228 gezeigt. Wie beschrieben werden wird, ist jeder der Kanalprozessoren sowohl für Sende- als

35 auch für Empfangsoperationen betreibbar. In der bevorzugten Ausführungsform kann jeder Kanalprozessor 228 bis zu 8 Kommunikationskanäle des Kommunikationssystems sowohl für das Senden als auch das Empfangen bedienen (4 Kanäle im Empfangs-

aus mit Diversität). Die Basisbandsignale niedriger Geschwindigkeit von den TDM-Bussen 226 oder 226' werden an jeweiligen Eingabe/Ausgabe-(I/O)-Anschlüssen 1740 und 1740' empfangen und an ein Paar Prozessoren 1742 und 1742' übertragen. Verbunden mit jedem Prozessor 1742 und 1742' sind digitale Signalprozessoren (DPSS) 1744 und 1744' und ein Speicher 1746 und 1746'. Jeder Prozessor 1742 und 1742' ist betreibbar, um vier (4) Kommunikationskanäle zu bedienen. Wie man in Fig. 17 sieht, sind in einer bevorzugten Ausführungsform die Prozessoren 1742 und 1742' so konfiguriert, daß sie aufeinander hören oder auf beide, wie das in der bevorzugten Diversitätsanordnung der Empfängerbänke 230 und 230' notwendig ist. Diese Struktur liefert eine Redundanz, während sie auch eine Diversität ermöglicht. In der Empfangsbetriebsart geht, wenn einer der Prozessoren 1742 oder 1742' ausfällt, nur die Diversität verloren, da der andere Prozessor 1742 oder 1742' immer noch verfügbar ist, um die Aufwärtsverbindungsbandsignale von der anderen Empfängerbank zu verarbeiten. Es sollte verständlich sein, daß die Prozessoren 1742 und 1742' mit einer passenden Diversitätsauswahl- oder Diversitätskombinierungsverarbeitungs-fähigkeit implementiert werden können. Die Prozessoren 1742 und 1742' befinden sich ferner in Verbindung mit den Steuerelementen 1748 beziehungsweise 1748' für das Verarbeiten und die Übertragung der Steuerinformation zu den DDCs 214 über I/O Anschlüsse 1740 und 1740' und den Steuerbus 224, wie dies beschrieben wurde.

Unter weiterem Bezug auf Fig. 17 und auf Fig. 4 wird der Sendeteil 300 (Sender) des Transceivers 400 beschrieben. In einer Sendebetriebsart empfangen die Kanalprozessoren 228 Abwärtsverbindungskommunikationssignale vom Kommunikationssystemnetz (über die in Fig. 17 nicht gezeigte Schnittstelle 436) für die Übertragung über einen Kommunikationskanal. Diese Abwärtsverbindungs-signale können beispielsweise Steuer- oder Signalisierungsinformationen sein, die für die gesamte Zelle (beispielsweise eine Funkrufnachricht) oder einen speziellen Sektor einer Zelle (beispielsweise einen Übergabebefehl) oder für die Abwärtsverbindung von Sprache und/oder Daten

- (beispielsweise ein Verkehrskanal) gedacht ist. Innerhalb der Kanalprozessoren 228 arbeiten die Prozessoren 1742 und 1742' unabhängig auf den Abwärtsverbindungssignalen, um Basisbandsignale niedriger Geschwindigkeit zu erzeugen. In einer Sendebetriebsart können die Kanalprozessoren 228 acht (8) Kommunikationskanäle (entweder Verkehrskanäle, Signalisierkanäle oder eine Kombination dieser beiden) bedienen. Wenn einer der Prozessoren 1742 oder 1742' ausfällt, so besteht die Auswirkung auf das System in einem Verlust von Kapazität, aber nicht in einem Verlust eines gesamten Sektors oder einer Zelle. Darüberhinaus führt das Wegnehmen eines aus der Vielzahl der Kanalprozessoren 228 aus dem Kommunikationssystem nur zu dem Verlust von acht Kanälen.
- 15 Die Verarbeitung der Basisbandsignale durch den Sender 300 ist entgegengesetzt zur Verarbeitung, die im Empfänger 200 stattfindet. Zwei Basisbandsignale niedriger Geschwindigkeit werden von den Kanalprozessoren 228 über I/O Anschlüsse 1740 oder 1740' zu TDM-Abwärtsverbindungsbussen 300 und 300' übertragen, obwohl auch ein einzelner Bus verwendet werden kann, und von dort zu einer Vielzahl digitaler Aufwärtswandler (DUCs) 302. Die DUCs 302 interpolieren die Basisbandsignale auf eine passende Datenrate. Die Interpolation wird gefordert, so daß alle Basisbandsignale von den Kanalprozessoren 25 228 die selbe Rate aufweisen, um eine Summation der Basisbandsignale an einem zentralen Ort zu gestatten. Die interpolierten Basisbandsignale werden dann zu einem passenden IF-Signal aufwärtsgewandelt, wie beispielsweise Signale in einer Rechtwinkelphasenverschlüsselung (QPSK), einer differentiellen Rechtwinkelphasenverschlüsselung (DQPSK), einer Frequenzmodulation (FM) oder Amplitudenmodulation (AM) (mit I,Q als Eingabe wird die Modulation innerhalb der Kanalprozessoren 30 228 vollzogen). Die Basisbandsignale sind nun trägermodulierte Hochgeschwindigkeitsbasisbanddatensignale, die gegenüber null Hertz versetzt sind. Die Größe des Versatzes wird durch Programmierung der DUCs 302 gesteuert. Die modulierten Basisbandsignale werden auf einer Hochgeschwindigkeitsrückwandplattenverbindung 304 zu Signalwählern 306 übertragen.

Die Signalwähler sind betreibbar, um Untergruppen der modulierten Basisbandsignale auszuwählen. Die ausgewählten Untergruppen sind Kommunikationskanäle, die innerhalb eines speziellen Sektors des Kommunikationssystems übertragen werden müssen. Die ausgewählten Untergruppen der modulierten Basisbandsignale werden dann zu digitalen Summieren 308 übertragen und summiert. Die summierten Signale werden dann mit immer noch hoher Geschwindigkeit über die Rückwandplattenverbindung 1130 zu Digital-Analog-Wandlern (DACs) 310 übertragen und dann in analoge IF-Signale umgewandelt. Diese analogen IF-Signale werden dann von Aufwärtswandlern 314 zu RF-Signalen aufwärtsgewandelt, durch Verstärker 418 (Fig. 4) verstärkt und von Antennen 420 (Fig. 4) abgestrahlt.

In der bevorzugten Ausführungsform sind, um nochmals eine vergrößerte Systemzuverlässigkeit zu bieten, eine Vielzahl von DACs 310 bereitgestellt mit Gruppen 311 von drei DACs, die auf RF-Einsätzen angeordnet sind, wobei eine DAC mit einem Einsatz verbunden ist. Die Gruppen der DACs 311 wandeln drei summierte Signale, die auf getrennten Signalbussen 311 der Rückwandplattenverbindung 1130 empfangen werden, in analoge Signale um. Dies ergibt einen verbesserten Dynamikbereich gegenüber dem, der mit einem einzigen DAC erreicht werden kann. Diese Anordnung liefert ferner eine Redundanz, da wenn irgendeiner der DACs ausfällt, andere verfügbar sind. Dies führt nur zu einer Abnahme der Systemkapazität und nicht zu einem Verlust eines gesamten Sektors oder einer Zelle. Die Ausgangssignale einer Gruppe von DACs 311, die Signale für einen Sektor des Kommunikationssystems empfangen, werden dann in analogen Summieren 312 summiert, wobei das summierte analoge Signal zu Aufwärtswandlern 314 übertragen wird.

Ähnlich dem Empfänger 200 ist der Sender 30 auch mit einer Vielzahl von Senderbänken angeordnet (von denen zwei als 330 und 330' gezeigt sind). Die Senderbänke 330 und 330' umfassen die gesamte Ausrüstung des Senders 300 zwischen den Kanalprozessoren 228 und den Verstärkern 418. Die Ausgangssignale der Aufwärtswandler 314, aufwärtsgewandelte, summierte ana-

- loge Signale für einen Sektor des Kommunikationssystems für jede Senderbank 330 und 330' werden dann in RF-Summierern 316 summiert. Die summierten RF-Signale werden dann zu Verstärkern 418 übertragen und über Antennen 420 abgestrahlt. Wenn
- 5 eine gesamte Senderbank 330 oder 330' ausfällt, so besteht die Auswirkung dennoch nur in einem Verlust von Systemkapazität und nicht in einem Verlust eines gesamten Teils des Kommunikationssystems.
- 10 Unter Bezug auf Fig. 13 ist ein DUC 302 gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung gezeigt. In der bevorzugten Ausführungsform ist eine Vielzahl von DUCs 302 vorgesehen, wobei jeder von ihnen einen Aufwärtswandler/Modulator 1340 umfaßt, der Abwärtsverbindungsband-
- 15 signale von den Bussen 300 und 300' empfängt und Steuersignale vom Steuerbus 224 über Formatierschaltungen 1341. Das Ausgangssignal des Aufwärtswandlers/Modulators 1340 wird dann zum Auswähler 306 übertragen. In der bevorzugten Ausführungsform kann der Auswähler 306 die Form von Bänken dualer Eingabe-UND-Gatter annehmen, bei denen ein Eingang mit einem Bit
- 20 des Datenwortes verbunden ist (das ist das modulierte Basisbandsignal). Wenn die Steuerleitung auf hohem Pegel (logisch 1) gehalten wird, so folgen die Ausgangssignale den Übergängen der Eingangssignale. Das Ausgangssignal des Auswählers
- 25 306 wird dann zu einer digitalen Summierbank 1308 übertragen, die auch Daten von vorherigen digitalen Summierern, die mit den anderen DUCs auf einem aus der Vielzahl der Signalwege 313 verbunden sind, addiert. Jeder Signalweg ist, wie dargestellt, mit einem Sektor des Kommunikationssystems verbunden
- 30 und überträgt die summierten Signale auf DAC-Guppen 311. Wenn der Auswähler 306 offen ist, so sind die Ausgangssignale des Auswählers 306 Nullen, die als Eingabe zum Summierer 1308 das einlaufende Signal unverändert lassen. Es sollte auch ver-
- 35 standen werden, daß beim Eingang, beim Ausgang oder bei beiden Summierern 1308 eine Skalierung erforderlich sein kann, um das summierte digitale Signal auf den Dynamikbereich des Summierers 1308 zu skalieren. Auf diese Weise können die Ausgangssignale der DUCs, die Signale darstellen, die für spezi-



elle Sektoren des Kommunikationssystems bestimmt sind, in ein einzelnes Signal summiert werden für eine Umwandlung in ein analoges Signal. Oder wie dies in der bevorzugten Ausführungsform stattfinden kann, könne sie weiter in Sätzen gesammelt werden und in analoge Signale durch mehrere DACs umgewandelt werden für eine Vergrößerung des Dynamikbereiches und für das Bereitstellen von Redundanz.

Unter Bezug auf Fig. 14 ist ein Aufwärtswandler 1400 für I,Q Modulation gemäß der vorliegenden Erfindung gezeigt. Der Aufwärtswandler 1400 umfaßt erste und zweite Interpolationsfilter 1402 und 1404 (beispielsweise Filter mit endlicher Impulsantwort (FIR)) für das Interpolieren der I, Q Teile des Basisbandsignals. Die interpolierten I,Q Teile des Basisbandsignals werden dann in Mischern 1406 und 1408 aufwärtsgewandelt, wobei sie eine Eingabe von einem numerisch gesteuerten Oszillator 1410 empfangen. Der numerisch gesteuerte Oszillator (NCO) 1410 empfängt als Eingangsgröße das Produkt der Aufwärtswandlungsfrequenz  $\omega_0$  und der inversen Abtastrate  $\tau$ , bei der es sich um ein festes Phaseninkrement in Abhängigkeit von der Aufwärtswandlungsfrequenz handelt. Dieses Produkt wird zu einem Phasenakkumulator 1412 innerhalb des NCO 1410 geliefert. Das Ausgangssignal des Phasenakkumulators 1412 ist eine Abtastphase  $\Phi$ , die zu Sinus- beziehungsweise Cosinusgeneratoren 1414 beziehungsweise 1416 übertragen wird, um die aufwärtsgewandelten Signale zu erzeugen. Die aufwärtsgewandelten I, Q Teile des Basisbandsignals werden dann im Summierer 1418 summiert und liefern das modulierte IF-Signals, das vom Aufwärtswandler 1400 ausgegeben wird.

30 In Fig. 15 ist ein Modulator 1500 für eine R, $\theta$  Modulation, eine direkte Modulation der Phase gezeigt. Der Modulator 1500 liefert einen vereinfachten Weg der Erzeugung von FM über den Aufwärtswandler 1400. Das Basisbandsignal wird zum Interpolationsfilter 1502 (beispielsweise einem FIR-Filter) übertragen, und dann durch  $k_f$  in einem Skalierer 1504 skaliert. Das interpolierte und skalierte Basisbandsignal wird dann im Summierer 1506 summiert mit dem festen Phaseninkrement  $\omega_0 \tau$  in

einem numerisch gesteuerten Oszillator/Modulator (NCOM) 1508. Diese Summe wird dann zu einem Phasenakkumulator 1510 übertragen, der eine Abtastphase  $\Phi$  ausgibt, die wiederum zu einem Sinusgenerator 1512 übertragen wird für die Erzeugung des modulierten IF-Signals, das aus dem Modulator 1500 ausgegeben wird.

Die in den Figuren 14 und 15 gezeigten Vorrichtungen sind geeignet für eine Verwendung im Aufwärtswandler/Modulator 1340 der vorliegenden Erfindung. Der Aufwärtswandler 1400 ist jedoch nicht wirksam in Bezug auf die Erzeugung von FM, während der Modulator 1500 keine I,Q Aufwärtswandlung liefert. In Fig. 16 ist ein bevorzugter Aufwärtswandler/Modulator 1340 gezeigt, der sowohl eine I,Q Aufwärtswandlung und eine FM-Modulation liefert, und somit für einen Mehrfachzugang unter Verwendung verschiedenen Zugangsverfahren ohne eine wesentliche Erhöhung der Hardware der Basisstation und der Kosten sorgt. Der Aufwärtswandler/Modulator 1340 liefert eine I,Q Aufwärtswandlung für ein einzelnes Basisbandsignal oder eine R, $\Theta$  Modulation für zwei Basisbandsignale.

Die I,Q Teile des Basisbandsignals oder die beiden R, $\Theta$  Signale werden in einen Aufwärtswandler/Modulator 1340 an den Anschlüssen 1602 beziehungsweise 1604 gegeben. Signalauswähler 1606 und 1608 sind vorgesehen und wählen zwischen den I,Q oder R, $\Theta$  Signalen aus, basierend auf der Betriebsweise des Aufwärtswandlers/Modulators 1340.

Bezüglich der Verarbeitung eines I,Q-Signals wird der I-Teil des Signals vom Auswähler 1606 zum Interpolationsfilter (beispielsweise ein FIR-Filter) 1610 übertragen. Das interpolierte I-Signal wird dann zum Mischer 1612 übertragen, wo es durch eine Sinuswelle vom Cosinusgenerator 1614 aufwärtsgewandelt wird. Der Cosinusgenerator 1614 empfängt eine Eingangsabtastphase  $\Phi$  vom Phasenakkumulator 1616. Ein Auswähler 1618 ist vorgesehen und wählt einen Nulleingangsgröße für die I,Q Aufwärtswandlung aus. Das Ausgangssignal des Auswählers 1618 wird mit  $k_t$  im Skalierer 1620 skaliert, was eine Null-

ausgangsgröße gibt, die zu  $\omega_0 \tau$  im Addierer 1622 addiert wird. Diese Summe, die im I,Q-Aufwärtswandlungsfall  $\omega_0 \tau$  beträgt, wird in den Phasenakkumulator 1616 eingegeben, um das Abtastphasenausgangssignal  $\Phi$  zu erzeugen.

5

Die Verarbeitung des Q Teiles des Signals geht ähnlich von-  
statten. Das Q-Signal wird durch den Auswähler 1608 ausge-  
wählt und zum Interpolationsfilter (beispielsweise einem FIR-  
Filter) 1626 übertragen. Das interpolierte Q-Signal wird dann  
10 zum Mischer 1628 übertragen, wo es durch eine Sinuswelle vom  
Sinusgenerator 1630 aufwärtsgewandelt wird. Der Sinusgenera-  
tor 1630 empfängt ein Eingangssignal vom Auswähler 1632, der  
die Abtastphase  $\Phi$  auswählt, die vom Phasenakkumulator 1616  
im I,Q-Fall erzeugt wird. Die aufwärtsgewandelten I,Q-Signale  
15 werden dann im Summierer 1634 summiert als das aufwärtsgewan-  
delte/modulierte Ausgangssignal des Aufwärtswand-  
lers/Modulators 1340 im I,Q-Modus.

Bei der R, $\Theta$  Verarbeitung wählen die Auswähler 1606 und 1608  
20 zwei getrennte R, $\Theta$  Signale aus. Für die R, $\Theta$  Verarbeitung ist  
der Aufwärtswandler/Modulator 340 betreibbar, um zwei R, $\Theta$   
Signale gleichzeitig zu verarbeiten. Das erste Signal R, $\Theta$ -1  
wird interpoliert und gefiltert im Interpolationsfilter 1610.  
Im R, $\Theta$  Fall wählt der Auswähler 1618 das interpolierte R, $\Theta$ -1  
25 Signal aus, das mit  $k\tau$  im Skalierer 1620 skaliert wird und  
addiert  $\omega_0 \tau$  im Addierer 1622. Das Ausgangssignal des Addie-  
rers 1622 wird dann zum Phasenakkumulator 1616 übertragen,  
der eine Abtastphase  $\Phi$  erzeugt, die in den Cosinusgenerator  
1614 eingegeben wird. Das Ausgangssignal des Cosinusgenera-  
30 tors 1614 ist eines der beiden modulierten IF-Ausgangssignale  
des Aufwärtswandlers/Modulators 1340 in der R, $\Theta$  Verarbei-  
tungsart.

Das zweite R, $\Theta$  Signal R, $\Theta$ -2 wird durch den Auswähler 1608  
35 ausgewählt und zum Interpolationsfilter 1626 übertragen. Das  
interpolierte R, $\Theta$ -2 Signal wird dann zum Skalierer 1636  
übertragen, wo es mit  $k\tau$  skaliert wird. Das skalierte Signal  
wird dann im Addierer 1638 mit  $\omega_0 \tau$  summiert. Das Ausgangssig-

nal des Addierers 1638 wird in den Phasenakkumulator 1640 eingegeben, der eine Ausgangsabtastphase  $\Phi$  erzeugt, die durch den Auswähler 1632 ausgewählt wird und zum Sinusgenerator 1630 übertragen wird. Das Ausgangssignal des Sinusgenerators 1630 ist das zweite von zwei modulierte IF-Ausgangssignalen des Aufwärtswandlers/Modulators 1340 in der R,  $\Theta$  Verarbeitungsbetriebsart.

Es wird deutlich, daß der Wert  $\omega_0 t$ , der an die Addierer 1622 und 1638 übertragen wird, einzigartig ist, um das passende Phasenausgangssignal zu liefern, das entweder mit dem Cosinusgenerator 1614 oder dem Sinusgenerator 1630 verbunden ist. Darüberhinaus können die Werte von  $\omega_0 t$  unter der Steuerung der Kanalprozessoren programmierbar sein, beispielsweise um ein spezielles Trägerfrequenzausgangssignal vom Cosinusgenerator 1614 oder vom Sinusgenerator 1630 auszuwählen. Ebenso kann der Skalierwert  $k_t$  in ähnlicher Weise programmierbar sein, um eine Frequenzabweichung auszuwählen.

Nachdem nun getrennt die Empfängerteile 200 und die Senderteile 300 des Transceivers 400 beschrieben wurden, wird der Transceiver 400 detaillierter unter Bezug auf Fig. 4 beschrieben. Der Transceiver 400 ist in ein Paar Transceiverbänke 402 und 404 aufgeteilt. Jede Bank ist identisch und umfaßt eine Vielzahl RF-Verarbeitungseinschübe 406. Jeder RF-Verarbeitungseinschub 406 beherbergt einen RF-Mischer 408 und einen ADC 410, die so geschaltet sind, daß sie ein Signal von der Antenne 412 empfangen und digitalisieren. Der RF-Verarbeitungseinschub 406 umfaßt ferner drei DACs 414, deren Ausgangssignale durch den Summierer 416 summiert werden und zum RF-Aufwärtswandler 418 übertragen werden. Das Ausgangssignal des RF-Aufwärtswandlers 417 wird ferner zu einem RF-Summierer 419 übertragen für die Summation mit einem entsprechenden Ausgangssignal von der Transceiverbank 404. Das summierte RF-Signal wird dann zum Verstärker 418 übertragen, wo es verstärkt wird, bevor es über die Antenne 420 abgestrahlt wird.

Die empfangenen Signale vom ADC 410 sind mit einer Vielzahl digitaler Wandlermodule (DCMs) 426 über Empfangsbusse 428 verbunden. In ähnlicher Weise werden die Sendesignale von den DCMs 426 zu DACs 414 über Sendebusse 430 übertragen. Wie er-  
5 kenntlich wird, sind die Empfangsbusse 428 und die Sendebusse 430 Hochgeschwindigkeitsdatenbusse, die in einer Rückwandplatinenarchitektur innerhalb eines RF-Rahmens 432 implementiert sind. In der bevorzugten Ausführungsform findet die Übertragung über die Rückwandplatine mit ungefähr 60 MHz statt, wo-  
10 bei jedoch die dichte physische Beziehung der Elemente eine solche Hochgeschwindigkeitsübertragung ohne wesentliche Fehler im Hochgeschwindigkeitsdatensignal ermöglicht.

Unter Bezug auf Fig. 11 wird eine bevorzugte Ausführungsform eines DCM 426 gezeigt. Das DCM 426 umfaßt eine Vielzahl von anwendungsspezifischen integrierten DDC-Schaltungen (ASICs) 1102 und eine Vielzahl von DUC ASICs 1104 für das Bereitstellen einer Empfangs- und Sendesignalverarbeitung. Empfangssignale werden von Antennen 412 über eine Empfangsrückwandplatinenverbindung 1108, einen Rückwandplatinenempfänger 1106  
20 und eine Puffer/Treiber Bank 1107 über Kommunikationsverbindungen 1110 zu DDC ASICs 1102 übertragen. In der bevorzugten Ausführungsform umfaßt das DCM 426 zehn DDC ASICs 1102, wobei jeder DDC ASIC 1102 in sich drei einzelne DDCs aufweist, wie  
25 das oben beschrieben wurde. In der bevorzugten Ausführungsform liefern acht der DDC ASICs 1102 Kommunikationskanalfunktionen, während zwei der DDC ASICs 1102 Abtastfunktionen liefern. Die Ausgangssignale der DDC ASICs 1102 werden über Verbindungen 1112 und einen Rückwandplatinenformatierer 1114 und  
30 Rückwandplatinentreiber 1116 zur Rückwandplatinenverbindung 1118 übertragen. Von der Rückwandplatinenübertragung 1118 werden Empfangssignale zu einem Schnittstellenmedium 450 (Fig. 4) übertragen für eine Übertragung zu einer Vielzahl von Kanalprozessoren 448, die in Prozessoreinschüben 446 in  
35 Gruppen angeordnet sind.

In der Sendebetriebsart werden Sendesignale von den Kanalprozessoren 448 über das Schnittstellenmedium 450 und die Rück-

wandplattenverbindung 1118 durch Senderückwandplattenemp-  
fänger 1120 mit einer Vielzahl von DUC ASICs 1104 über einen  
Auswähler/Formatierer 1124 übertragen. Jeder der DUC ASICs  
1104 enthält vier einzelne der oben beschriebenen DUCs für  
5 die Verarbeitung von vier Kommunikationskanälen in der R,  $\theta$   
Betriebsart oder zwei Kommunikationskanäle in der I, Q Be-  
triebsart. Die Ausgangssignale der DUC ASICs 1104 werden über  
Verbindungen 1126 zum Senderückwandplatinentreiber 1128 und  
der Rückwandplattenverbindung 1130 übertragen für eine Über-  
10 tragung zu den DACs 414.

Es sollte verständlich sein, das den Elementen der DCM 426  
Taktsignale zur Verfügung gestellt werden, wie das allgemein  
durch 460 bezeichnet ist.

15 Das Schnittstellenmedium 450, das zwischen den DCMs 426 und  
den Kanalprozessoren 448 angeordnet ist, kann irgendein ge-  
eignetes Kommunikationsmedium sein. Beispielsweise kann das  
Schnittstellenmedium eine Mikrowellenverbindung, eine TDM  
20 Verbindung oder eine faseroptische Verbindung sein. Eine sol-  
che Anordnung gestattet es den Kanalprozessoren 448, daß sie  
wesentlich entfernt in Bezug auf die DCMs 426 und die RF-  
Verarbeitungseinschübe 406 angeordnet sein können. Somit  
können die Kanalverarbeitungsfunktionen allgemein vollzogen  
25 werden, während die Transceiverfunktionen am Ort der Kommuni-  
kationszelle vollzogen werden. Diese Anordnung vereinfacht  
die Konstruktion der Kommunikationszellorte, da ein wesentli-  
cher Teil der Kommunikationsausrüstung entfernt vom tatsäch-  
lichen Ort der Kommunikationszelle angeordnet sein kann. Für  
30 den Operator ergeben sich somit Einsparungen dadurch, daß  
Platz, der für die Ausrüstung erforderlich ist, eingespart  
werden kann und durch einen mehr zentralisierten Betrieb und  
eine Wartungsaktivität.

35 Wie in Fig. 4 gezeigt ist, umfaßt der Transceiver 400 drei  
DCMs 426, die eine Kapazität von zwölf Kommunikationskanälen  
pro DCM 426 haben. Diese Anordnung liefert eine Systemzuver-  
lässigkeit. Sollte ein DCM 426 ausfallen, so verliert das Sy-

stem nur einen Teil der verfügbaren Kommunikationskanäle. Darüberhinaus können die DCMS modifiziert werden, um eine Mehrfachluftschnittstelle zu bieten. Das heißt die DDCs und die DUCs auf den DCMS können individuell für spezielle Luft-

5 schnittstellen programmiert werden. Somit liefert der Transceiver 400 eine Mehrfachluftschnittstellenmöglichkeit.

Wie aus Vorangehendem deutlich wird, gibt es viele Vorteile bei der Struktur des Transceivers 400. Unter Bezug auf Fig. 5

10 ist ein Empfänger des Transceivers 400 gezeigt, der dem Empfänger 200, der in Fig. 2 gezeigt ist, sehr ähnlich ist. Die Vielzahl der DDCs 214 und der verbindende TDM-Bus 226 wurden aus Gründen der Klarheit weggelassen, und es sollte erkennt-

15 Empfänger 500 umfaßt einen zusätzlichen DDC 502, der wie vorher über einem Auswähler 504 mit ADCs 506 für das Empfangen von digitalen Aufwärtsverbindungssignalen von den Antennen 508/Mischern 509 verbunden ist und für die Übertragung von

20 Datensignalen zu den Kanalprozessoren 510 über den Datenbus 514. Während des Betriebes kann es für den Kanalprozessor 510 notwendig sein, andere Antennen zu überwachen, andere Antennen als die Antenne, die aktuell einen Kommunikationskanal verarbeitet, um zu bestimmen, ob dies eine Kommunikation über

25 die beste Antenne in der Kommunikationszelle ist. Das heißt, wenn eine Antenne, die einen anderen Sektor der Kommunikationszelle bedient, eine bessere Kommunikationsqualität liefert, sollte die Kommunikationsverbindung auf dieser Antenne errichtet werden. Um die Verfügbarkeit solcher Antennen, die

30 eine bessere Kommunikationsqualität liefern, zu bestimmen, tastet der Kanalprozessor jeden Sektor der Kommunikationszelle ab. Bei der vorliegenden Erfindung wird dies dadurch erreicht, daß der Kanalprozessor 510 den DDC 502 in der Größe

35 einstellt und ihn über den Steuerbus 512 programmiert, um Kommunikationen von jeder der Antennen in der Kommunikationszelle zu empfangen. Die empfangene Information, beispielsweise die Empfangssignalstärkeanzeigen (RSSI) und dergleichen, werden durch Kanalprozessoren 510 ausgewertet, um zu bestimmen, ob eine bessere Antenne existiert. Die Verarbeitung im

DDC 502 ist identisch der Verarbeitung, die in den DDCs 214 stattfindet, mit der Ausnahme, daß der DDC 502 unter dem Befehl des Kanalprozessors 510 Signale von einer Vielzahl von Antennen in der Kommunikationszelle empfängt im Gegensatz zur  
5 einzelnen Antenne, die einen aktiven Kommunikationskanal bedient.

Fig. 19 zeigt ein Verfahren 1900-1926 für das Durchführen dieser kanalweisen Abtastung. Das Verfahren beginnt bei Blase  
10 1900 und geht zu Schritt 1902, in dem ein Timer gesetzt wird. Der Kanalprozessor prüft dann im Entscheidungsschritt 1904, ob der DDC 302 frei ist, das heißt, ob er aktuell keine Abtastung für einen anderen Kanalprozessor durchführt, und wenn er frei ist, so prüft er in einem Entscheidungsschritt 1906,  
15 um zu sehen, ob der Steuerbus 312 ebenso frei ist. Wenn dem so ist, so stoppt der Timer, 1908, und der Kanalprozessor 310 belegt den Steuerbus 312 im Schritt 1909. Wenn der Kanalprozessor 310 den Steuerbus 312 nicht belegen kann, 1812, so kehrt das Verfahren zu Schritt 1902 zurück. Wenn entweder die  
20 DDC 302 oder der Steuerbus 312 nicht frei sind, so wird eine Zeitablaufprüfung durchgeführt, 1910, und wenn der Zeitablauf nicht erreicht wurde, so kehrt das Verfahren zurück, um zu prüfen, ob der DDC verfügbar geworden ist. Wenn ein Zeitablauf erreicht wurde, so wird ein Fehler angezeigt, 1920, das  
25 heißt, der Kanalprozessor 310 konnte eine gewünschte Abtastung nicht vollständig durchführen.

Wenn der Steuerbus 312 erfolgreich ergriffen wurde, 1912, programmiert der Kanalprozessor den DDC 302 für die Abtastfunktion, 1914. Wenn jedoch der DDC 302 aktiv wurde, 1916,  
30 wird die Programmierung abgebrochen und ein Fehler angezeigt, 1920. Ansonsten akzeptiert der DDC 302 die Programmierung und beginnt Abtastungen von den verschiedenen Antennen 308 zu sammeln, 1918. Wenn alle Abtastungen gesammelt sind, 1922,  
35 wird der DDC in einen freien Zustand programmiert, 1924, und das Verfahren endet, 1926.



Ein anderes Merkmal des Transceivers 400 ist die Fähigkeit, eine Signalisierung zu speziellen Sektoren oder zu allen Sektoren einer Kommunikationszelle zu liefern. Bezieht man sich wieder auf die Figuren 3 und 13, so werden die Ausgangssignale der Aufwärtswandler/Modulatoren 1340 zu den Auswählern 306 übertragen, die betreibbar sind, um Ausgangssignale aus der Vielzahl der Aufwärtswandler/Modulatoren 1340 auszuwählen, die an einen speziellen Sektor der Kommunikationszelle gerichtet werden müssen. Wie in Fig. 3 gezeigt ist, werden für eine Kommunikationszelle mit drei Sektoren drei Datenwege 313 bereitgestellt, die den drei Sektoren der Kommunikationszelle entsprechen, und die Funktion des Auswählers 306 besteht darin, die Ausgangssignale der Aufwärtswandler/Modulatoren 1340 auf einem dieser drei Datenwege zu summieren. Auf diese Weise werden die Abwärtsverbindungs-signale von den Aufwärtswandlern/Modulatoren 1340 zu einem passenden Sektor der Kommunikationszelle übertragen.

Der Auswähler 306 ist jedoch weiter betreibbar, um das Ausgangssignal eines Aufwärtswandlers/Modulators 1340 zu allen Signalwegen 313 zu übertragen. In diesem Fall werden die Abwärtsverbindungs-signale des Aufwärtswandlers/Modulators 1340 zu allen Sektoren der Kommunikationszelle gleichzeitig übertragen. Somit wird ein gemeinsamer Signalisierkanal durch eine gleichzeitige Sendung geschaffen durch das Bezeichnen eines Aufwärtswandlers/Modulators als Singalisierkanal und des Programmierens des Auswählers 306, so daß dieser die Abwärtsverbindungs-signale von diesem Aufwärtswandler/Modulator zu allen Sektoren der Kommunikationszelle überträgt. Darüberhinaus sollte erkennbar sein, daß die Signalisierung zu speziellen Sektoren durch das Neuprogrammieren des Auswählers 306 vorgenommen werden kann, um die Abwärtsverbindungs-signale von einem signalisierenden Aufwärtswandler/Modulator 1340 an einen oder mehrere Sektoren der Kommunikationszelle zu übertragen.

Unter Bezug auf Fig. 6 ist ein Transceiver 600 gezeigt, der, während er die funktionalen Elemente enthält, die in Bezug

auf den Transceiver 400 beschrieben wurden, eine andere Architekturordnung bietet. Der Transceiver 600 liefert vorteilhafterweise eine digitale Aufwärtsverbindungsabwärtswandlung und eine entsprechende digitale Abwärtsverbindungsaufwärtswandlung innerhalb der Kanalprozessoren. Die Kanalprozessoren werden dann mit der Rf-Hardware über eine Hochgeschwindigkeitsverbindung verbunden.

In einer Empfangsbetriebsart werden RF-Signale an den Antennen 602 empfangen (einzelne Nummern 1, 2, ..., n) und zu damit verbundenen RF-Empfangsverarbeitungseinschüben 604 übertragen. Jeder RF-Empfangseinschub 604 enthält einen RF-Abwärts-wandler 606 und einen Analog-Digital-Wandler 608. Die Ausgangssignale der RF-Empfangseinschübe 604 sind Hochgeschwindigkeitsdatenströme, die über einen Aufwärtsverbindungsbus 610 zu einer Vielzahl von Kanalprozessoren 612 übertragen werden. Der Aufwärtsverbindungsbus 610 ist ein geeigneter Hochgeschwindigkeitsbus, wie beispielsweise ein faseroptischer Bus oder dergleichen. Die Kanalprozessoren 612 umfassen einen Auswähler für das Auswählen einer der Antennen, von denen ein Datenstrom empfangen werden soll, und einen DDC und anderer Basisbandverarbeitungs-komponenten 613 für das Auswählen und Verarbeiten eines Datenstroms von einer der Antennen, um einen Kommunikationskanal wieder zu gewinnen. Der Kommunikationskanal wird dann über eine geeignete Verbindung zum zellularen Netz und dem PSTN übertragen.

In einem Sendemodus werden Abwärtsverbindungssignale durch die Kanalprozessoren 612 vom zellularen Netz und dem PSTN empfangen. Die Kanalprozessoren umfassen Aufwärtswandler/Modulatoren 615 für die Aufwärtswandlung und Modulation der Abwärtsverbindungssignale vor dem Übertragen eines Abwärtsverbindungsdatenstroms an die RF-Sendeverarbeitungseinschübe 614 über einen Sendebus 616. Es sollte erkenntlich sein, daß der Sendebus 616 auch ein geeigneter Hochgeschwindigkeitsbus ist. Die RF-Sendeverarbeitungseinschübe 614 umfassen die digitalen Summierer 618, DACs 620 und RF-Aufwärtswandler 622 für das Verarbeiten der Abwärtsverbindungsdaten-

ströme in analoge RF-Signale. Die analogen RF-Signale werden dann über einen analogen Sendebus 624 zu einem Leistungsverstärker 626 und Antennen 628 übertragen, von wo die analogen RF-Signale abgestrahlt werden.

5

Unter Bezug auf Fig. 7 ist ein Transceiver 700 gezeigt, der, während er auch die funktionellen Elemente enthält, die bezüglich des Transceivers 400 beschrieben wurden, eine nochmals andere Architekturordnung bietet. Der Transceiver 700 wird für einen einzelnen Sektor eines sektorisierten Kommunikationssystems beschrieben. Es sollte erkenntlich sein, daß der Transceiver 700 leicht modifiziert werden kann, um eine Vielzahl von Sektoren zu bedienen.

15 In einer Empfangsbetriebsart werden RF-Signale durch die Antennen 702 empfangen und zu RF-Empfangsverarbeitungseinschüben 704 übertragen. Die RF-Empfangsverarbeitungseinschübe 704 enthalten jeweils einen RF-Abwärtswandler 703 und einen ADC 705. Das Ausgangssignal der RF-Empfangsverarbeitungseinschübe 20 704 ist ein Hochgeschwindigkeitsdatenstrom, der über Hochgeschwindigkeitsrückwandplatinen 706 zu einer Vielzahl von DDCs 708 übertragen wird. Die DDCs 708 arbeiten, wie vorher beschrieben, um die Hochgeschwindigkeitsdatenströme auszuwählen und um die Datenströme abwärtszuwandeln. Die Ausgangssignale 25 der DDCs 708 sind Datenströme niedriger Geschwindigkeit, die auf Bussen 710 und 712 zu Kanalprozessoren 714 übertragen werden. Die Kanalprozessoren 714 arbeiten, wie vorher beschreiben, um einen Kommunikationskanal zu bearbeiten und um den Kommunikationskanal an das zellulare Netz und das PSTN 30 über einen Kanalbus 716 und Netzschnittstellen 718 zu übertragen. Die DDCs 708 des Transceivers 700 können vorteilhafterweise auf einem Kanalprozessoreinschub mit einer passenden Hochgeschwindigkeitsrückwandplatinenverbindung angeordnet sein.

35

In einer Sendebetriebsart werden die Abwärtsverbindungssignale vom zellularen Netz und dem PSTN über Schnittstellen 718 und den Kanalbus 716 zu Kanalprozessoren 714 übertragen. Die

Kanalprozessoren 714 umfassen DUCs und DACs für das Aufwärtswandeln und Digitalisieren der Abwärtsverbindungssignale zu analogen IF-Signalen. Die analogen IF-Signale werden über Koaxialkabelverbindungen 722 oder anderen geeigneten Verbindungen zu einer Sendematrix 724 übertragen, wo die Abwärtsverbindungssignale mit anderen analogen IF-Abwärtsverbindungssignalen kombiniert werden. Die kombinierten analogen IF-Signale werden dann über koaxiale Verbindungen 726 zu RF-Aufwärtswandlern 728 übertragen. Die RF-Aufwärtswandler 728 wandeln die IF-Signale in RF-Signale um. Die RF-Signale von den Aufwärtswandlern 728 werden im Summierer 730 RF-summiert und dann zu Leistungsverstärkern und (nicht gezeigten) Sendantennen übertragen.

Wie aus dem Transceiver 700 deutlich wird, wird die Hochgeschwindigkeitsdatenverarbeitung, das heißt, die digitale Aufwärtswandlung auf den Abwärtsverbindungssignalen vorteilhafterweise innerhalb der Kanalprozessoren 714 vollzogen. Eine bevorzugte Ausführungsform eines Kanalprozessors 714 ist in Fig. 18 gezeigt. Der Kanalprozessor 714 ähnelt in den meisten Aspekten dem in Fig. 17 gezeigten Kanalprozessor 228, wobei gleiche Elemente gleiche Bezugszeichen tragen. Der Kanalprozessor 714 umfaßt zusätzlich zu diesem Element DUCs 1802, die so geschaltet sind, daß sie Abwärtsverbindungssignale von den Prozessoren 1742, 1742' empfangen. Die DUCs 1802 führen eine Aufwärtswandlung der Abwärtsverbindungssignale durch, die zu den DACs 1806 übertragen werden, wobei die Abwärtsverbindungssignale in analoge IF-Signale umgewandelt werden. Die analogen IF-Signale werden dann über Anschlüsse 1740, 1740' zur Sendematrix 724 übertragen.

Unter Bezug auf die Figuren 8, 9 und 10 werden weitere Anordnungen für das Verbinden der Elemente des Transceivers 400 gezeigt. Um den Verlust einer gesamten Zelle durch den Ausfall einer einzigen Komponente zu vermeiden, werden Ketten-schaltungen von Komponenten vermieden. Wie man in Fig. 8 sieht, werden beispielsweise in den Abwärtsverbindungsanordnungen Auswähler 800 in den DCMS 802 vor den DUCs 804 und dem

DAC 806 vorgesehen. Direkte Datenverbindungen 808 sind von den DUCs 804 zu den Auswählern 800 von DCM 802 zum DCM 802 und schließlich zum DAC 806 vorgesehen. Umgehungsdatenverbindungen 810 sind auch vorgesehen, die die direkten Datenverbindungen 808 anzapfen. Im Betrieb sind, wenn ein oder mehrere DCMs 802 ausfallen, die Auswähler 800 betreibbar, um die passenden Umgehungsdatenverbindungen 810 zu aktivieren, um den ausgefallenen DCM 802 zu umgehen und um eine kontinuierlich Übertragung der Signale zum Verstärker 812 und der Sendeantenne 814 zu gestatten. Es sollte erkenntlich sein, daß die Aufwärtsverbindungselemente in ähnlicher Weise verbunden sind, um einen fehlertoleranten Empfangsteil des Transceivers zu bieten.

Fig. 9 zeigt eine alternative Anordnung. In Fig. 9 sind Kanalprozessoren 920 über einen TDM-Bus 922 mit DCMs 902 verbunden. Die DCMs sind verbunden, wie das in Fig. 8 beschrieben ist. Auswähler 900, die mit jedem DCM 902 verbunden sind, sind nicht gezeigt, wobei es deutlich werden sollte, daß die Auswähler leicht direkt in den DCMs 902 implementiert werden können. Durch das Führen von Verbindungen 924, die die Kanalprozessoren 920 direkt mit einem verbundenen DCM verbinden und in einen zusätzlichen (nicht gezeigten) Auswähler innerhalb der DCMs 902. Im Falle eines Ausfalls eines Kanalprozessors 920, der den TDM-Bus 922 lahm legt, oder im Falle eines Ausfalls des TDM-Buses 922 selbst, können die Auswähler innerhalb der DCMs 902 die passende Umgehungsverbindung 924 aktivieren, um eine kontinuierlich Übertragung der Signale zum DAC 906, dem Verstärker 912 und der Sendeantenne 914 zu gewährleisten.

Fig. 10 zeigt eine nochmals andere Anordnung. Wieder sind die DCMs 1002 wie in Fig. 8 beschrieben, verbunden. In Fig. 10 verbinden direkte Verbindungen 1030 die Kanalprozessoren 820 in einer Kettenschaltung, wobei das Ausgangssignal jedes Kanalprozessors 1020 in Summierern 1032 summiert und dann zu DCMs 1002 auf einem TDM-Bus 1034 übertragen wird. Umgehungsverbindungen 1036, die einen zweiten Bus bilden, sind ebenso

wie Auswähler 1038 in ähnlicher Weise wie die, die für die DCMs 802 in Fig. 8 gezeigt wurden, vorgesehen. Im Falle eines Ausfalls eines beliebigen Kanalprozessors können die Signale von den verbleibenden Kanalprozessoren 1020 um die ausgefallenen Kanalprozessoren in derselben Art zum Auswähler 1000, einem DAC 1006, einem Verstärker 1012 und einer Antenne 1014 herumgelenkt werden, wie das für die DCMs 802 oben beschrieben wurde.

10 Gemäß der vorliegenden Erfindung wird ein Rückkoppelsignal am Eingang einer Quantisierschaltung bereitgestellt, um das Quantisierrauschen zu verringern. Das Rückkoppelsignal wird erzeugt als eine gefilterte Differenz zwischen einer Abtastung eines N Bit Signals und einer damit zeitlich zusammenfallenden Abtastung eines mit M Bit quantisierten Signals, wobei  $M < N$ . Das Rückkoppelsignal wird vom Eingangssignal vor der Quantisierung abgezogen, um somit sich außerhalb des Bandes befindliches Rauschen in das Eingangssignal einzufügen, um das Bandrauschen im quantisierten Signal zu vermindern.

20

Unter Bezug auf Fig. 20 ist eine N-Bit zu M-Bit ( $M < N$ ) Quantisierschaltung 2000 gemäß der vorliegenden Erfindung gezeigt. Ein N-Bit Signal X ist mit einem Summierer 2002 verbunden, wo ein N-Bit Rückkoppelsignal W subtrahiert wird. Das sich ergebende Signal X' wird dann in einer N-Bit Verriegelungsschaltung 2004 abgetastet und gleichzeitig in einem M-Bit Hartquantisierer 2006 quantisiert. Der Hartquantisierer trennt die N-M niederwertigsten Bits des Signals X' ab, indem er die M-N niederwertigsten Bits auf Null setzt. Ein N-Bit Fehler-signal E wird im Summierer 2008 als Differenz zwischen den M höchstwertigsten Bits (MSBs) der N-Bit Abtastung von X', die in der Verriegelungsschaltung 2004 enthalten ist, und der M-Bit quantisierten Abtastung, die im Hartquantisierer 2006 enthalten ist, erzeugt. Die LSBs der N-Bit Abtastung von X' gelangen unverändert hindurch. Ein Fehlersignal E wird durch das Filter 2010 gefiltert, was ein N-Bit Rückkoppelsignal W schafft. Es sollte jedoch erkenntlich sein, daß irgendwelche

M Bits des Signals  $X'$  im Hartquantisierer 2006 zurückgehalten werden können, in Abhängigkeit von der speziellen Anwendung.

In Fig. 20 ist weiter ein 12 Bit DAC 2012 für das Umwandeln  
5 des Ausgangssignals Y des Hartquantisierers in ein analoges  
Signal vorgesehen. Es sollte jedoch verständlich sein, daß die  
Quantisierschaltung 2000 der vorliegenden Erfindung in jeder  
digitalen Signalverarbeitungsanwendung nützlich ist, die eine  
Umwandlung von einem Informationssignal hoher Genauigkeit in  
10 ein Informationssignal niedriger Genauigkeit fordert, wobei  
es entscheidend ist, die Einführung eines Quantisierrauschens  
zu vermeiden.

Das Filter 2010 wird so ausgewählt, daß es nur Komponenten  
15 des Fehlersignals  $E$  hindurchläßt, die außerhalb des Bandes in  
Bezug auf das Eingangssignal  $X$  liegen. In der bevorzugten  
Ausführungsform ist das Filter 2010 ein Tiefpaßfilter, das im  
wesentlichen die Rauschkomponenten, die in das Signal  $X'$  ein-  
geführt werden, durch das Rückkoppelsignal  $W$  bei niedrigen  
20 Frequenzen und entfernt vom interessierenden Band hält. Dies  
ist in den Figuren 22 und 23 gezeigt. Wie man in Fig. 22  
sieht, sind falsche Rauschkomponenten, die mit  $f_s$  bezeichnet  
sind, die eine wesentliche Energie aufweisen, um das interes-  
sierende Signal herum, das bei  $f_x$  gezeigt ist, vorhanden. Wie  
25 man in Fig. 23 sieht, ist, während eine beträchtliche Menge  
von Energie unterhalb einer Frequenz  $f_{fco}$ , der Abschnaidefre-  
quenz des Filters 2010, vorhanden ist, nur ein geringerer  
Rauschpegel, der im wesentlichen gleichmäßig um das Signal der  
interessierenden Frequenz  $f_x$  herum verteilt ist, vorhanden.  
30 Beim Testen der vorliegenden Erfindung wurde ein Rauschpegel  
von (-93) dBc um  $f_x$  herum beobachtet, verglichen mit (-72)  
dBc, wie es typischerweise bei einem 12 Bit Quantisierer ohne  
die vorliegende Erfindung erwartet werden kann. Diese Daten  
wurden unter Bezug auf den analogen Signalausgang des DAC  
35 2012 erzeugt.

Ein anderes Merkmal der Quantisierschaltung 2000 besteht  
darin, daß wenn das Signal  $X$  nicht vorhanden ist oder im we-

sentlichen Null ist, kein Rauschgangssignal existiert. Bei Zittertechniken des Standes der Technik wurde eine Pseudozufallsrauschen kontinuierlich in die Quantisierschaltung eingegeben. Wenn ein Eingangssignal vorhanden ist, so ist das Ausgangssignal der Quantisierschaltung das Pseudozufallsrauschen. Bei der vorliegenden Erfindung ist, wenn das Eingangssignal  $X$  fehlt oder im wesentlichen Null ist, die Differenz zwischen der  $N$ -Bit Abtastung von  $X'$  und der quantisierten  $M$ -Bit Abtastung im wesentlichen null. Somit ist das Ausgangssignal der Quantisierschaltung 2000 null, wenn kein Eingangssignal vorhanden ist.

Wie bezüglich einer bevorzugten Implementierung der Quantisierschaltung 2000 beschrieben ist, ist das Fehlersignal  $E$  ein 16 Bit Signal. Da es jedoch die  $N - M$  LSBs sind, die vorzugsweise zum Fehlersignal  $E$  beitragen, kann ein  $N - M$  Bit Signal ersetzt werden. Bei einer solchen Implementierung geht die Zeicheninformation des Fehlersignals  $E$  verloren. Somit kann es wünschenswerter sein, ein  $(N - M) + 1$  Bit Fehlersignal zu implementieren, das das Vorzeichenbit vom Signal  $X'$  zurückbehält. Eine solche Implementierung vereinfacht den Datenweg für das Fehlersignal  $E$  und reduziert die Größe des Filters 210.

Unter Bezug auf Fig. 21 ist eine Transferfunktion für eine bevorzugte Implementierung des Filters 2010 gezeigt. Wie man in Fig. 21 sehen kann, ist das Filter 2010 ein 3 real Polfilter, das unter Verwendung dreier vollständiger Addierer, 2302, 2304 und 2306 und eines Verzögerungselements 2308 implementiert werden kann. In der bevorzugten Ausführungsform der vorliegenden Erfindung werden die Pole des Filters 2010 so ausgewählt, daß sie bei  $15/16$  liegen, was die in Fig. 21 gezeigte vereinfachte Implementierung gestattet. Wie man sieht, eliminiert diese Implementierung vorteilhafterweise die Notwendigkeit für Multiplizierer, was eine vereinfachte Implementierung des Filters 2010 in einer anwendungsspezifischen integrierten Schaltung (ASIC) gestattet. Das Filter 2010 umfaßt ferner einen Gesamtverstärkungsfaktor, der in in der be-



vorzugten Ausführungsform ungefähr 100 dB beträgt. Eine Verstärkung wird in jeder Stufe des Filters 2010 vorgesehen, was den Pegel des Rückkoppelsignals W bezüglich dem Eingangssignal X vergrößert und somit den rauscherzeugenden Effekt des Rückkoppelsignals W auf das Eingangssignal X.

Wie aus dem Vorangehenden deutlich wird, liefert die Quantisierschaltung 2000 der vorliegenden Erfindung eine stark vereinfachte Implementierung insbesondere bezüglich einer ASIC-Implementierung. Die Eliminierung des Pseudozufallsrauschgenerators, der vorher bei den Zittertechniken erforderlich war, und die vorteilhafte Auswahl der Filtergestaltung minimiert die erforderlichen Gates in der ASIC.

Ein Breitbandfrequenzsignaldigitalisierer und ein Verfahren für die Digitalisierung eines Breitbandfrequenzsignals liefern eine optimale Positionierung eines Segments des Breitbandfrequenzsignals in einem Nyquist-Band eines Analog-Digital-Wandlers. Die verbleibenden Segmente des Breitbandfrequenzsignals sind relativ dicht am ersten Segment positioniert, so daß das gesamte Breitbandfrequenzsignal leicht unter Verwendung eines einzelnen oder mehrerer Analog-Digital-Wandler digitalisiert werden kann, die mit verminderten Abstraten arbeiten, während sie gleichzeitig unerwünschte fehlerhafte Signale aus dem sich ergebenden digitalisierten Signal vermindern oder eliminieren.

Die folgende detaillierte Beschreibung wird dargestellt unter Bezug auf einen Digitalisierer und ein Verfahren zur wirksamen und genauen Digitalisierung der aufgespaltenen Teile des zellularen Kommunikationssystem A-Band Frequenzbandes. Es wird für einen Fachmann leicht erkenntlich, daß die vorliegende Erfindung bei der Digitalisierung irgendeines Breitbandsignals, das ein kontinuierliches oder ein nicht kontinuierliches Spektrum belegt, Anwendung findet. Darüberhinaus ist, während die vorliegende Erfindung beschrieben wird, wie sie auf zwei Segmenten des Breitbandsignals arbeitet, die vorliegende Erfindung gleichermaßen anwendbar auf ein Breit-

bandfrequenzsignal, das in eine Vielzahl von Segmenten aufgeteilt ist und über eine Vielzahl von Signalwegen verarbeitet wird.

5 Bezieht man sich auf Fig. 24, so ist ein Breitbandfrequenzsignaldigitalisierer 2410 gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung gezeigt. Ein analoges Signal wird an den Antenne 2412 empfangen und durch Filter 2414 und 2418 und Verstärker 2416 konditioniert, wie das aus dem Stand  
10 der Technik bekannt ist. Das konditionierte analoge Signal wird einem Mischer 2420 zugeführt, wo es mit einem Signal von einem lokalen Oszillator 2422 gemischt wird. Dies wandelt das empfangene und konditionierte Signal in ein Zwischenfrequenz-(IF)-Signal um oder verschiebt es dorthin.

15 Das verschobene (IF) Signal wird dann einer Aufspaltvorrichtung 2424 zugeführt, wo das verschobene Signal in ein erstes Segment und ein zweites Segment aufgespalten wird. Das zweite Segment wird durch das Filter 2426 gefiltert und mit einem  
20 Signal eines zweiten lokalen Oszillators 2428 in einem Mischer 2430 gemischt. Das zweite Segment wird dann im Filter 2431 gefiltert und zum Summierer 2434 übertragen. Das erste Segmentsignal wird durch das Filter 2432 gefiltert und auch zum Summierer 2434 übertragen. Die ersten und zweiten Segmen-  
25 te werden summiert und dann durch den Analog-Digital-Wandler 2436 bei einer Abtastfrequenz  $f_s$  digitalisiert.

Die Mischer 2420 und 2430 werden betrieben, um eine Frequenzverschiebung der Segmente des Breitbandfrequenzsignals durchzuführen, so daß es digitalisiert werden kann. Dies ist unter  
30 Bezug auf die Figuren 27A und 27B dargestellt, in denen auch der Betrieb des Digitalisierers 2410 beschrieben wird. Das in Fig. 27A dargestellte Spektrum 2700 ist typisch für ein Signal, das an der Antenne 2412 empfangen wird, für das zellulare A-Band, nachdem es durch die Filter 2414 und 2418 und  
35 den Verstärker 2416 bearbeitet wurde. Das in Fig. 27B gezeigte Spektrum 2700' zeigt das Spektrum der Fig. 27A nach der Verarbeitung durch die Mischer 2420 und 2430. Das Spektrum

2700' ist zu einer IF-Frequenz verschoben, die innerhalb eines Nyquist-Bandes des Analog-Digital-Wandlers liegt. Der breitere Teil 2702 des Spektrums 2700' ist dicht neben der Abtastfrequenz  $f_s$  angeordnet. Der schmale Teil 2704 des Spektrums 2700' ist vom Spektrum 2700' abgespalten und wird als  
 5 getrenntes Segment verarbeitet. Das Ergebnis des Mischers 2430 besteht in einer Verschiebung des zweiten Segments 2704 des Breitbandfrequenzsignals zu einer Position fast neben dem ersten Segment 2702, wie man sieht. Die so positionierten er-  
 10 sten und zweiten Segmente 2702 und 2704 können dann in einem einzigen ADC mit einer Abtastrate digitalisiert werden, die leicht größer ist als die gesamte Bandbreite der ersten und zweiten Segmente. Das ist die minimale Abtastrate:

$$15 \quad f_s = 2 \cdot (BW_w + BW_n) \text{ MHz} \quad (a)$$

wobei  $BW_w$ ,  $BW_n$  so sind, wie dies gezeigt ist, und wobei ein Trennungsband  $BW_g$  406 zwischen den ersten und zweiten Segmen-  
 20 ten 2702 und 2704 für eine Filterung vorgesehen ist. Die ersten und zweiten Segmente können nur so dicht wie möglich nebeneinander plazierte werden, wie das möglich ist, ohne daß Teile der ersten und zweiten Segmente in die Übergangsbe-  
 reiche der Filter fallen.

25 Der Übergangsbereich des analogen Filters ist in Fig. 27A gezeigt. Der Übergangsbereich beginnt an der Kante des Bandsegments und erstreckt sich zu einem Punkt 'A'. Der Punkt 'A' stellt einen Dämpfungspunkt dar, der in der bevorzugten Aus-  
 30 führungsform ungefähr 80 Dezibel (dB) beträgt, der als "Verfälschungspunkt", das heißt als Punkt, an dem Signale mit Frequenzen, die außerhalb des gefilterten Bereiches liegen, unerwünschte Störungen im digitalisierten Spektrum erzeugen.

Unter Bezug auf Fig. 25 ist eine zweite Ausführungsform eines  
 35 Breitbandfrequenzdigitalisierers 2500 gemäß der vorliegenden Erfindung gezeigt. Signale werden an der Antenne 2512 empfangen und durch das Filter 2514 und den Verstärker 2516 verarbeitet. Das Signal wird in der Aufspaltvorrichtung 2518 in

erste und zweite Segmente aufgeteilt, die zu ersten und zweiten Signalwegen 2520 beziehungsweise 2522 übertragen werden. Das erste Segment wird durch das Filter 2524 gefiltert und wird mit einem Signal eines lokalen Oszillators 2528 im

5 Mischer 2526 gemischt. Das gemischte erste Segmentsignal wird dann durch das Filter 2530 gefiltert und im ADC 2532 digitalisiert mit einer ersten Abtastrate  $f_s$ . Das digitalisierte erste Segment wird dann durch das Digitalfilter 2534 gefiltert und zum Summierer 2550 übertragen.

10

Das zweite Segment des Signals, das entlang des Signalweges 2522 übertragen wird, wird durch das Filter 2536 gefiltert und mit einem Signal eines lokalen Oszillators 2540 in einem Mischer 2538 gemischt. Das Signal wird dann wieder durch das

15 Filter 2542 gefiltert und im ADC 2544 mit einer Abtastrate von  $f_s/2$  digitalisiert. Das sich ergebende digitale Signal wird dann durch das digitale Filter 2546 digital gefiltert und interpoliert auf  $f_s$  und im Interpolator/Filter 2548 einer Hochpaßfilterung unterzogen. Das sich ergebende Signal wird  
20 dann zum Summierer 2550 übertragen, wo es mit dem digitalisierten ersten Segment des Signals summiert wird, was das gesamte digitalisierte Signal ergibt.

Der Digitalisierer 2500 ist vorzugsweise dort, wo das zweite  
25 Segment des Signals eine Bandbreite hat, die kleiner ist als das Übergangsgebiet und weniger als die halbe Bandbreite des ersten Segments. Dies ist dargestellt und der Betrieb des Digitalisierers 2500 wird unter Bezug auf die Figuren 28A-28H beschrieben. Die linken und rechten Seiten der Figuren 28A-  
30 28H zeigen getrennt die Verarbeitung eines empfangenen Signals durch den Digitalisierer 2500, wie sie entlang der Signalwege auftaucht.

Die Figuren 28A und 28D zeigen getrennte Segmente 2802 und  
35 2804 eines empfangenen Signals. Unter Bezug auf Fig. 28A ist das Segment 2802 das Ergebnis der Verarbeitung des Signals entlang des ersten Signalweges 1520 durch das Filter 2530. Das Segment 2802 wird dann durch den ADC 2432 mit einer Ab-

tastrate  $f_s$  digitalisiert, was die digitalen Signalteile 2806 gibt, die in Fig. 28B dargestellt sind. Die Abtastrate  $f_s$  wird so gewählt, daß sie ungefähr dem 2,5 fachen der Bandbreite des Segments 2802 entspricht. Diese Signalteile werden  
5 dann durch das Filter 2534 digital gefiltert, wie das in Fig. 28C gezeigt ist, um alle unerwünschten Frequenzkomponenten aus den digitalen Signalen zu entfernen.

Das Segment 2804 ist das Ergebnis des Verarbeitens des Sig-  
10 nals entlang dem zweiten Signalweg 2522 durch das Filter 2542. Das Segment 2804 wird dann durch den ADC 2446 mit einer Abtastrate von  $f_s/2$  digitalisiert, was die digitalen Signalteile 2808 ergibt, die in Fig. 28E dargestellt sind. Die digitalen Signalteile 2808 werden als erstes digital durch das  
15 digitale Filter 2546 gefiltert, um unerwünschte Signalkomponenten zu entfernen. Als nächstes werden die digitalen Signalteile 2808 interpoliert auf eine Rate von  $f_s$  und digital gefiltert im Interpolator/Filter 2548, wie das in Fig. 28F dargestellt ist, um einen digitalen Signalteil 2810 zu erzeugen, der in Fig. 28G gezeigt ist. Der digitale Signalteil  
20 2810 wird im Summierer 2550 mit den digitalen Signalteilen 2806 summiert, was ein digitales Signalspektrum ergibt, das in Fig. 28H gezeigt ist.

25 Die vorliegende Erfindung kombiniert vorteilhafterweise eine analoge Filterung vor der Digitalisierung und gefolgt von einer digitalen Filterung der abgetrennten Segmente eines zu digitalisierenden Signals. Die digitale Filterung bietet den Vorteil, daß sie es gestattet, daß digitalisierte Signalteile  
30 spektral dicht nebeneinander positioniert werden können, um die Abtastfrequenz und die Datenraten zu vermindern.

Unter Bezug auf Fig. 26 wird eine dritte Ausführungsform eines Breitbandfrequenzdigitalisierers 2600 gemäß der vorlie-  
35 genden Erfindung gezeigt. Der Digitalisierer 2600 umfaßt zwei Signalwege 2620 und 2622, die im allgemeinen äquivalent zu denen des Digitalisierers 2500 sind, wobei die Verarbeitung des Signals nach dem ADC modifiziert ist. Die Signale werden

- an der Antenne 2612 empfangen und durch das Filter 2614 und den Verstärker 2616 verarbeitet. Das Signal wird in der Abspaltvorrichtung 2618 in erste und zweite Segmente aufgeteilt, die zu ersten und zweiten Signalwegen 2620 beziehungsweise 2622 übertragen werden. Das erste Segment wird durch das Filter 2624 gefiltert und mit einem Signal eines lokalen Oszillators 2628 im Mischer 2626 gemischt. Das gemischte erste Segmentsignal wird dann durch das Filter 2630 gefiltert und im ADC 2632 mit einer ersten Abtastrate  $f_s$  digitalisiert.
- 10 Das digitalisierte erste Segment wird dann durch das digitale Filter 2634 gefiltert, mit 3 in einen Interpolierer 2636 interpoliert und durch das digitale Filter 2638 einer Tiefpaßfilterung unterzogen und im Dezimierer 2640 auf  $1,5 f_s$  dezimiert und dann zum Summierer 2650 übertragen.
- 15 Das zweite Segment des Signals, das entlang des Signalweges 2622 übertragen wurde, wird dann durch das Filter 2642 gefiltert und mit einem Signal eines lokalen Oszillators 2646 im Mischer 2644 gemischt. Das Signal wird dann wieder durch
- 20 das Filter 2648 gefiltert und im ADC 2652 mit einer Abtastrate von  $f_s/2$  digitalisiert. Das sich ergebende digitale Signal wird dann einer Tiefpaßfilterung durch das digitale Filter 2654 unterzogen und in einem Interpolierer 2656 auf  $1,5 f_s$  interpoliert und in einem Filter 2660 einer Hochpaß-
- 25 filterung unterzogen. Das sich ergebende Signal wird dann zu einem Summierer 2650 übertragen, wo es mit dem digitalisierten ersten Segment des Signals summiert wird, was zu dem gesamten digitalisierten Signal bei  $1,5 f_s$  führt.
- 30 Der Digitalisierer 2600 wird bevorzugt, wo das zweite, kleinere Bandsegment größer als das Übergangsgebiet aber kleiner als die Hälfte der Bandbreite des ersten Segments ist. Wenn das zweite kleinere Bandsegment größer als die Hälfte des ersten Bandsegments ist, wird der Digitalisierer 2600 leicht
- 35 modifiziert. Das zweite Signal wird mit der Abtastfrequenz  $f_s$  digitalisiert. Wie man weiter erkennt, werden die Interpolierer 2636 und 2656 und der Dezimierer 2640 nicht benötigt.

Die Digitalisierung des zweiten Segments unter dem Nyquist-Kriterium würde eine Abtastrate vorschlagen, die ungefähr dem 2 bis 2,5 fachen der Bandbreite des zweiten Segments beträgt. In der vorliegenden Erfindung wird die Abtastrate jedoch

5 vorteilhafterweise zu  $f_s/2$  gewählt, was leicht aus  $f_s$  erzeugt werden kann und keine Harmonischen in das Band einfügt. Diese Abtastrate wird gewählt, sogar wenn  $f_s/2$  oder  $f_s$  höher ist, als das das Nyquist-Kriterium für das zweite Segment fordert. Die Frequenzauswahl des lokalen Oszillators erfolgt gerade

10 voraus und die Frequenzen werden so gewählt, daß die Bänder ohne eine Überlappung spektral dicht nebeneinander liegen, wie das in den Figuren 4A-4B und 5A-5H gezeigt ist. Das Bereitstellen einer digitalen Filterung vereinfacht die Isolierung der Bandsegmente, und gestattet es, daß die Segmente

15 sehr dicht zusammen plazierte werden können.

Die bevorzugten Ausführungsformen der vorliegenden Erfindung wurden unter Bezug auf die Digitalisierung eines Frequenzbandes gezeigt, das zwei Segmente hat. Es sollte jedoch erkenn-

20 bar sein, daß eine Breitbandfrequenz, bei der die Breitbandfrequenz in eine Anzahl von Segmenten unterteilt werden kann, gemäß der vorliegenden Erfindung digitalisiert werden kann. Beispielsweise ist der Digitalisierer 10 anwendbar, wo die Segmente dicht nebeneinanderliegend in einem einzigen

25 Nyquist-Band gemischt werden können. Die Digitalisierer 2500 oder 2600 sind anwendbar, wo die Segmente nicht innerhalb eines einzelnen Nyquist-Bandes gemischt werden können durch die Kombination einer Anzahl von Signalwegen, die gleich der Anzahl der zu digitalisierenden Segmente ist.

30 Die Digitalisierung eines analogen Signals mit aufgespaltenem Frequenzband wird in der vorliegenden Erfindung sowohl mit einer verminderten Abtastfrequenz und verminderten Hardwareanforderungen erzielt. Die vorliegende Erfindung liefert eine

35 Mischung der gesamten aufgeteilten Frequenzbandbreite um eine Referenzfrequenz, die eine Digitalisierung mit einer verminderten Abtastfrequenz gestattet. Die Referenzfrequenz wird so gewählt, daß die Segmente der aufgespaltenen Frequenzband-

breite benachbarte gefaltete Bänder belegt. Die Digitalisierung mit einer verminderten Abtastfrequenz erzeugt ein digitales Signal, bei dem das gesamte Signal mit aufgespaltenem Frequenzband in einem einzigen Nyquist-Band der Abtastfrequenz dargestellt ist.

Bezieht man sich auf Fig. 29, so ist ein digitaler Funkempfänger 2910, der den Digitalisierer der vorliegenden Erfindung umfaßt, gezeigt. Ein analoges Signal mit aufgespaltenem Frequenzband wird an der Antenne 2912 empfangen, abwärtsgemischt und konditioniert durch das Filter 2914 und den Verstärker 2916, wie das aus dem Stand der Technik wohlbekannt ist. Das Signal mit aufgespaltenem Frequenzband wird dann zum Mischer 2918 übertragen, wo es durch ein Signal vom lokalen Oszillator 2920 in der Frequenz verschoben wird.

Unter Bezug auf die Figuren 30A-30C ist ein Signal 3000 mit gespaltenem Frequenzband gezeigt. Das Signal 3000 ist typisch für ein zelluläres A-Band; es sollte jedoch verständlich sein, daß die vorliegende Erfindung anwendbar ist auf das Digitalisieren jeglichen analogen Signals mit gespaltenem Frequenzsignal. Das Ergebnis des Mischens des Signals 3000 mit der Referenzfrequenz im Mischer 2918 ist das Signal 3000', Fig. 30B. Wie man sieht, wird das Signal mit aufgespaltenem Frequenzband nach dem Mischen verschoben, so daß die Spaltungssegmente des Signals 3000' um die Referenzfrequenz herum liegen, die bei  $f_g/2$  gezeigt ist. Es wird erkenntlich, daß eine passende Frequenz eines lokalen Oszillators gewählt werden kann, entweder für ein Einfügen auf der hohen Seite oder der niederen Seite, abhängig vom Signal mit dem gespaltenen Frequenzband, um das Signal um das Referenzsignal herum zu verschieben.

Das Signal mit dem gespaltenen Frequenzband wird dann weiter durch das Filter 2922 und den Verstärker 2924 konditioniert. Das verschobene Signal mit gespaltenem Frequenzband wird dann zu einem Analog-Digital-Wandler (ADC) 2026 übertragen. Der Analog-Digital-Wandler 2926 führt eine Digitalisierung



mit einer Abtastrate von  $f_g$  des analogen Signals mit gespaltenem Frequenzband in bekannter Art durch, um ein digitales Signal 2027 zu erzeugen. Das digitale Signal 2927 ist in Fig. 30C als 3000' dargestellt. Wie man aus Fig. 30C sieht, ergibt

5 das Digitalisieren des Signals 3000' eine Verschiebung der gespaltenen Bandsegmente (gestrichelt gezeigt) des Signals 3000', wobei die verschobenen Segmente in einem Nyquist-Band der Abtastfrequenz  $f_g$  enthalten sind.

10 In der bevorzugten Ausführungsform der vorliegenden Erfindung wird die Abtastfrequenz  $f_g$  so gewählt, daß sie ungefähr dem 2,5 fachen der Bandbreite des breiteren Segments des Signals mit gespaltenem Frequenzband entspricht. Die Referenzfrequenz wird so gewählt, daß sie ungefähr der Hälfte oder einem Viel-

15 fachen der Abtastfrequenz entspricht. Wie man erkennt, wird das gesamte Signal mit gespaltenem Frequenzband digitalisiert unter Verwendung einer Abtastrate, die kleiner als das Doppelte der gesamten spektralen Bandbreite des Signals mit gespaltenem Frequenzband ist, wie das beispielsweise in Fig.

20 30A gezeigt ist. Unter weiterem Bezug auf Fig. 30C ist ein spezielles Beispiel des Auswählens der Abtastfrequenz für das zellulare A-Band gezeigt. Aus der Spektraldarstellung kann man zwei Beobachtungen ableiten, nämlich zuerst:

$$X + 1,5 + 2Y = 10 \quad (a)$$

25 und zweitens:

$$Z + 11 + X + 1,5 + Y = f_g/2 \quad (b)$$

woraus abgeleitet werden kann:

$$f_g = 33,5 + X + 2Z \quad (c)$$

wobei X, Y und Z so sind, wie das in Fig. 30C gezeigt ist,

30 und 11 MHz und 1,5 MHz die Bandbreiten der zu digitalisierten Segmente darstellen. Diese Beziehung stimmt unabhängig davon, ob das verschobenene Band berücksichtigt wird.

Aus obigem kann man sehen, daß  $f_g$  sich 33,5 Ms/s nähern kann,

35 verglichen mit 56 Ms/s, die ansonsten erforderlich sind, um das zellulare A-Band zu digitalisieren. In praktischen Anwendungen hängt  $f_g$  von der Filterung ab. Das heißt, das X Segment muß breit genug sein, um es einem nichtverfälschenden

Filter zu gestatten, das 11 MHz Band durchzulassen aber die 1,5 MHz Verschiebung zu dämpfen. Das Z-Segment muß groß genug sein, so daß nach dem Mischen das Bild, das durch das Abtasten erzeugt wird, herausgefiltert werden kann. In der Praxis  
 5 kann sich  $f_s$  35 Ms/s nähern.

Das digitale Signal 3000' wird dann an die Kanalprozessoren 2928 übertragen. Die Kanalprozessoren arbeiten auf dem Signal 3000', um die digitale Darstellung des gesamten Signals mit  
 10 gespaltenem Frequenzband wiederzugewinnen. Eine Beschreibung solcher Kanalprozessoren kann man in der vorher erwähnten US-Patentanmeldung mit dem Titel "Multi-channel Digital Transceiver and Method" finden. Es sollte beachtet werden, daß die digitale Darstellung des Signals, durch die Verschiebung  
 15 transponierte Segmente des Signals mit gespaltenem Frequenzband enthält. Es liegt jedoch im Können von Fachleuten, das Signal mit gespaltenem Frequenzband aus diesen transponierten Segmenten passend zu rekonstruieren.

20 Unter Bezug auf Fig. 31 wird ein Verfahren zur Digitalisierung eines Signals mit gespaltenem Frequenzband gemäß einer bevorzugten Ausführungsform der vorliegenden Erfindung gezeigt, 3100-3108. Ein Signal mit gespaltenem Frequenzband wird empfangen, 3102, und gemischt, 3104, so daß die verschobenen Segmente des Signals mit gespaltenem Frequenzband um  
 25 eine Referenzfrequenz herum liegen. Das gemischte Signal wird dann digitalisiert, 3106, was ein digitales Signal ergibt, einschließlich verschobener Teile des Signals mit aufgespaltenem Frequenzband. Das gemischte Signal wird digitalisiert  
 30 mit einer Abtastrate, die kleiner als das Doppelte der gesamten Bandbreite des Signals mit gespreiztem Frequenzband ist. Das Signal mit gespreiztem Frequenzband wird dann aus dem digitalen Signal in einer Kanalprozessorkarte 3108 wiedergewonnen.

35

Die vielen Vorteile und Merkmale der vorliegenden Erfindung werden aus der vorangehenden Beschreibung mehrerer bevorzugter Ausführungsformen erkenntlich. Es sollte verständlich

sein, daß viele anderen Ausführungsformen, Vorteile und Merkmale unter ihren wahren Umfang fallen, wie er aus den angefügten Ansprüchen deutlich wird.

## ZUSAMMENFASSUNG

Ein digitaler Mehrfachzugangs-Aufwärtswandler/Modulator umfaßt Auswähler, die Eingänge und Ausgänge haben, die mit ersten und zweiten Interpolationsfiltern verbunden sind. Der Ausgang des ersten Interpolationsfilters ist selektiv mit einem ersten Mischer und einem ersten Addierer verbunden, wobei der erste Addierer auch einen ersten Phasenwert empfängt und der Ausgang mit einem ersten Phasenakkumulator verbunden ist, dessen Ausgang mit einem ersten Sinuswellengenerator verbunden ist und selektiv mit einem zweiten Sinuswellengenerator. Die Ausgänge des ersten und des zweiten Mixers sind selektiv mit einem Ausgangssignaladdierer verbunden und mit Eingängen der ersten und zweiten Mischer. Der Ausgang des zweiten Interpolationsfilters ist selektiv mit einem zweiten Mischer und einem zweiten Addierer verbunden, der auch einen zweiten Phasenwert empfängt und dessen Ausgang mit einem zweiten Phasenakkumulator verbunden ist, dessen Ausgang selektiv mit dem zweiten Sinuswellengenerator verbunden ist.

## PATENTANSPRÜCHE

1. Digitaler Empfänger mit:  
einer Vielzahl von Antennen für das Empfangen von Funk-  
5 frequenzsignalen;  
einer Vielzahl von Analog-Digital-Wandlern, die auf die  
Vielzahl der Antennen ansprechen;  
einem geschalteten digitaler Abwärtswandler, der auf die  
Vielzahl der Analog-Digital-Wandler anspricht; und  
10 einem Kanalprozessor, der auf den geschalteten digitalen  
Abwärtswandler anspricht.

2. Digitaler Empfänger nach Anspruch 1, wobei er weiter fol-  
gendes umfaßt: einen ersten Mischer, der geschaltet ist, um  
15 ein analoges Signal mit gespaltenem Frequenzband zu empfan-  
gen, wobei das Signal mit gespaltenener Frequenz ein erstes  
Segment hat, das eine erste Bandbreite und eine erste Mitten-  
frequenz aufweist, ein zweites Segment, das eine zweite Band-  
breite und einem Mittenfrequenz aufweist, und eine gesamte  
20 Bandbreite, die größer ist als die Summe der ersten und zwei-  
ten Bandbreiten, wobei der Mischer das empfangene Signal mit  
einer Referenzfrequenz mischt, um ein frequenzverschobenes  
Signal zu erzeugen, wobei die Referenzfrequenz sich zwischen  
der ersten Mittenfrequenz und der zweiten Mittenfrequenz be-  
25 findet; und

wobei der Analog-Digital-Wandler auf den Mischer an-  
spricht, wobei der Analog-Digital-Wandler das frequenzver-  
schobene Signal digitalisiert durch Abtasten des frequenz-  
verschobenen Signals mit einer Abtastrate, die kleiner als  
30 das Doppelte der gesamten Bandbreite des Signals mit gespal-  
tenem Frequenzband ist, um ein digitales Signal zu erzeugen,  
wobei das digitale Signal die ersten und zweiten Segmente und  
verschobenen Versionen der ersten und zweiten Segmente des  
Signals mit gespaltenem Frequenzband aufweist.

35

3. Digitalempfänger nach Anspruch 2, wobei die ersten und  
zweiten Segmente und die verschobenen Versionen der ersten  
und zweiten Segmente spektral in einer Bandbreite angeordnet

sind, die kleiner als die gesamte Bandbreite des analogen Signals mit gespaltenem Frequenzband ist, wobei die Referenzfrequenz ein Vielfaches der Nyquist-Frequenz ist.

- 5 4. Digitaler Sender mit:  
einem Kanalprozessor;  
einer Vielzahl von Aufwärtswandlern, die auf den Kanalprozessor ansprechen;  
einer Vielzahl von Digital-Analog-Wandlern, die auf die  
10 Vielzahl der Aufwärtswandler anspricht; und  
einer Vielzahl von Antennen, die auf die Vielzahl von Digital-Analog-Wandlern anspricht.

5. Digitaler Sender nach Anspruch 4, der weiter eine Vielzahl  
15 von digitalen Summierern enthält, die auf die Vielzahl der Aufwärtswandler ansprechen.

6. Digitaler Sender nach Anspruch 4, der weiter einen analogen Summierer umfaßt, der auf die Vielzahl der Digital-Analog-Wandler anspricht.  
20

7. Digitaler Sender nach Anspruch 6, der weiter einen Funkfrequenzaufwärtswandler umfaßt, der auf den analogen Summierer anspricht.  
25

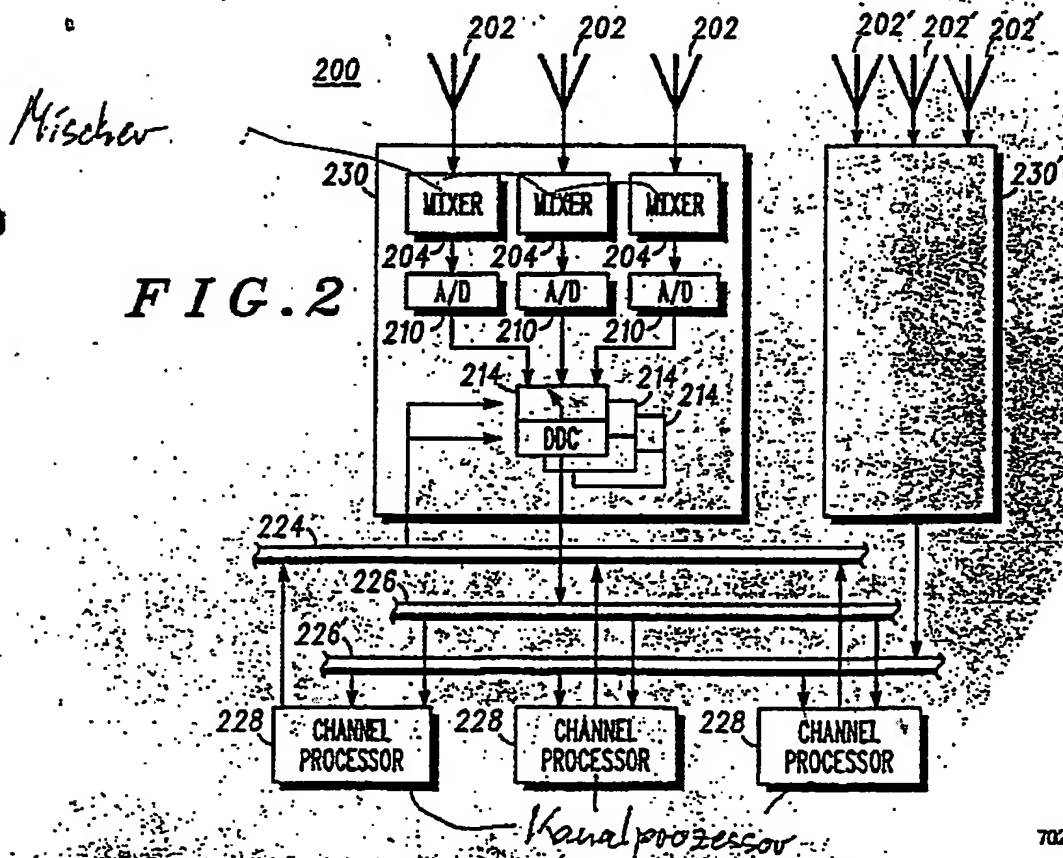
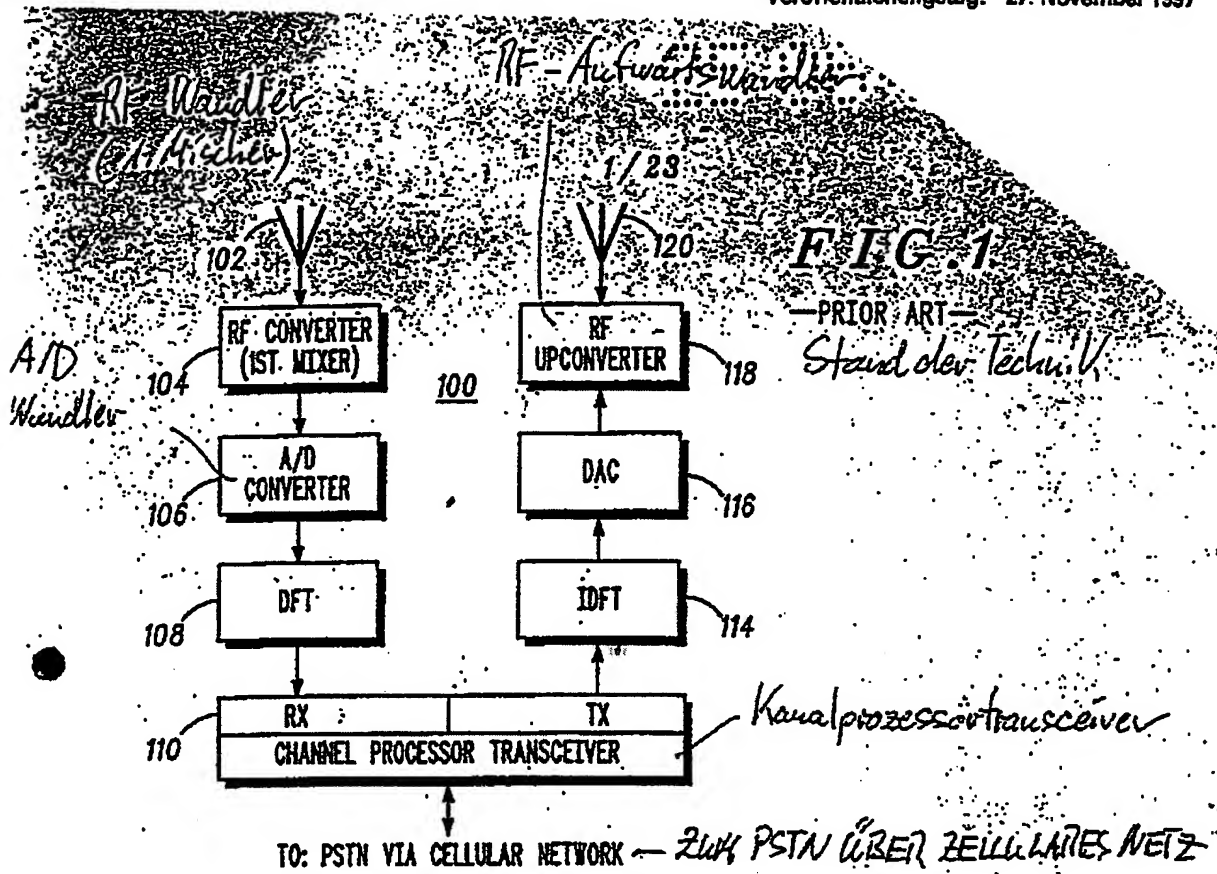
8. Digitaler Sender nach Anspruch 7, der weiter eine Vielzahl von Leistungsverstärkern umfaßt, die auf die Funkfrequenzaufwärtswandler ansprechen, und mit der mindestens einen Antenne aus der Vielzahl der Antennen verbunden sind.  
30

9. Digitaler Sender mit:  
einem Aufwärtswandler/Modulator mit:  
einem ersten Auswähler und einem zweiten Auswähler;  
einem ersten Interpolationsfilter, das auf den  
35 ersten Auswähler anspricht und einem zweiten Interpolationsfilter, das auf den zweiten Auswähler anspricht;  
einem ersten Mischer, der auf das erste Interpolationsfilter anspricht;

einem zweiten Mischer, der auf das zweite Interpo-  
lationsfilter anspricht; und

einem Ausgangsaddierer, der auf den ersten und  
zweiten Mischer anspricht; und

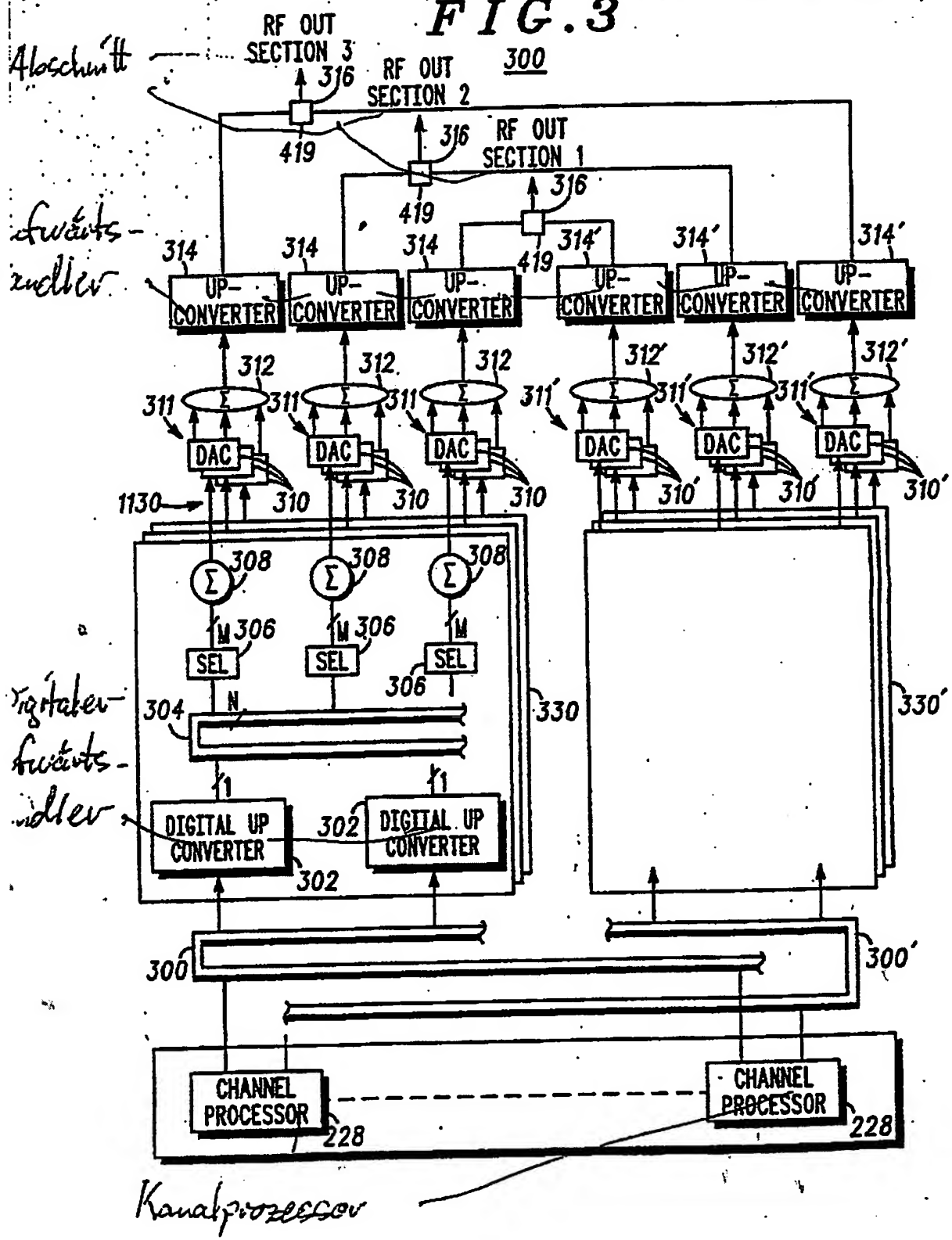
5        einem digitalen Schalter, der auf den Aufwärtswand-  
ler/Modulator anspricht.





DE 195 81 876

FIG. 3



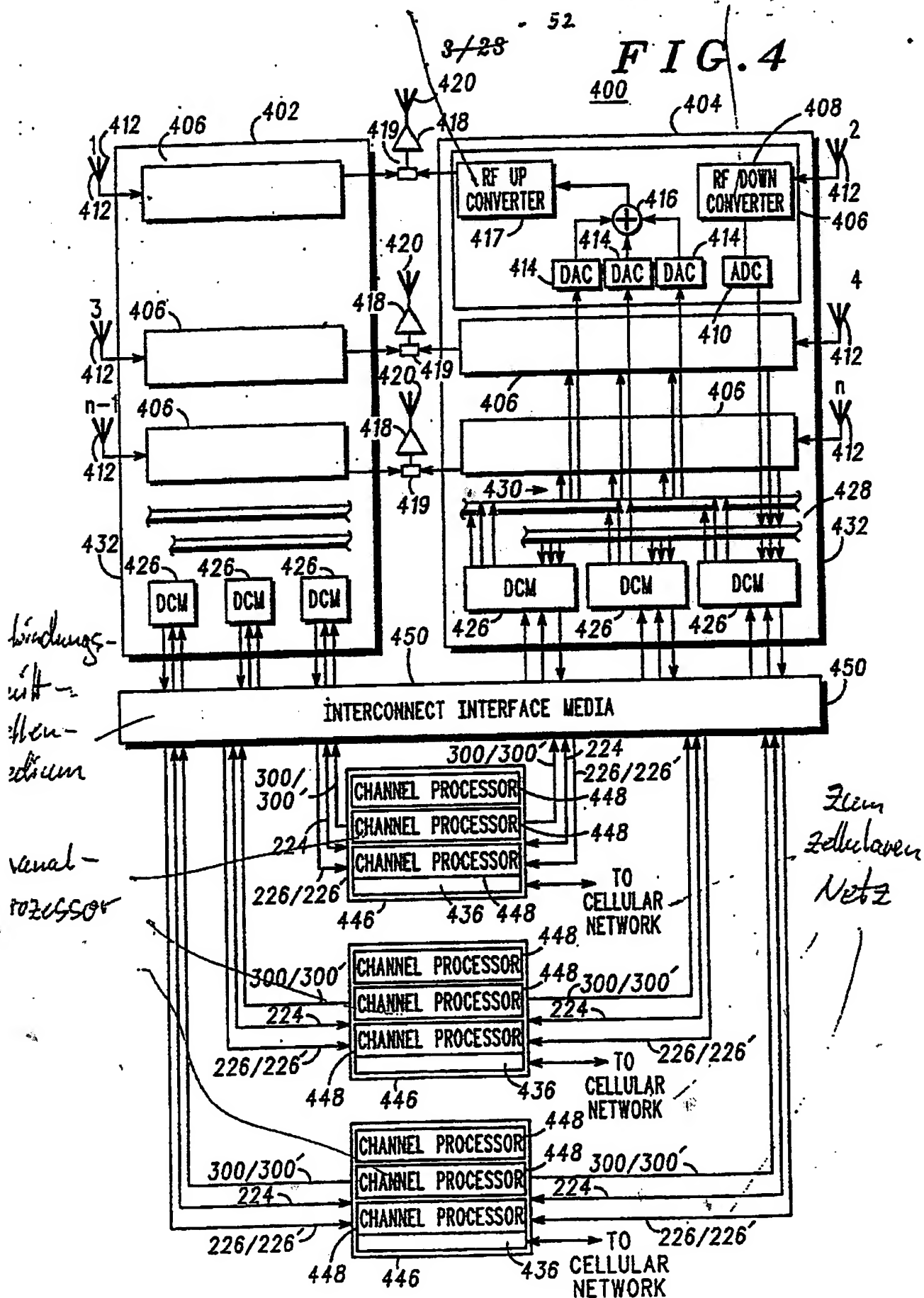
RF-Aufwärtswandler

RF-Abwärtswandler

52

3/28

FIG. 4

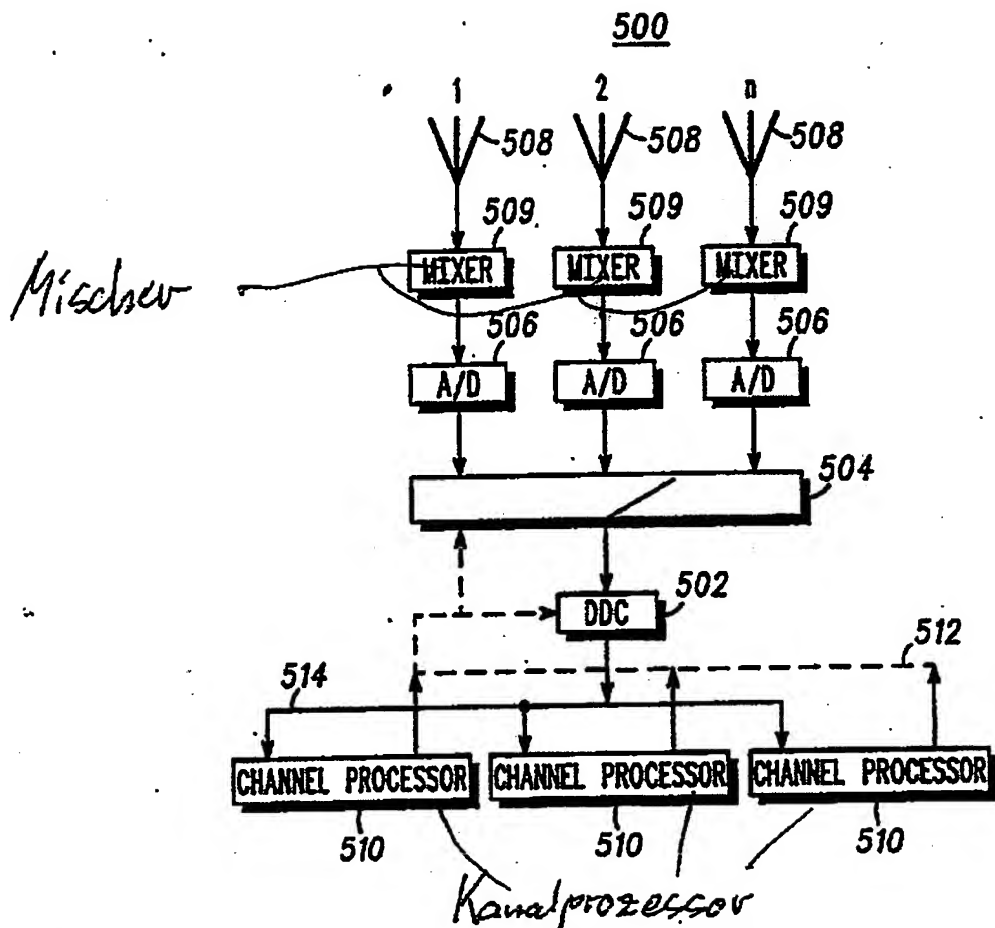


15.06.97

4/23

195 81 876 T1

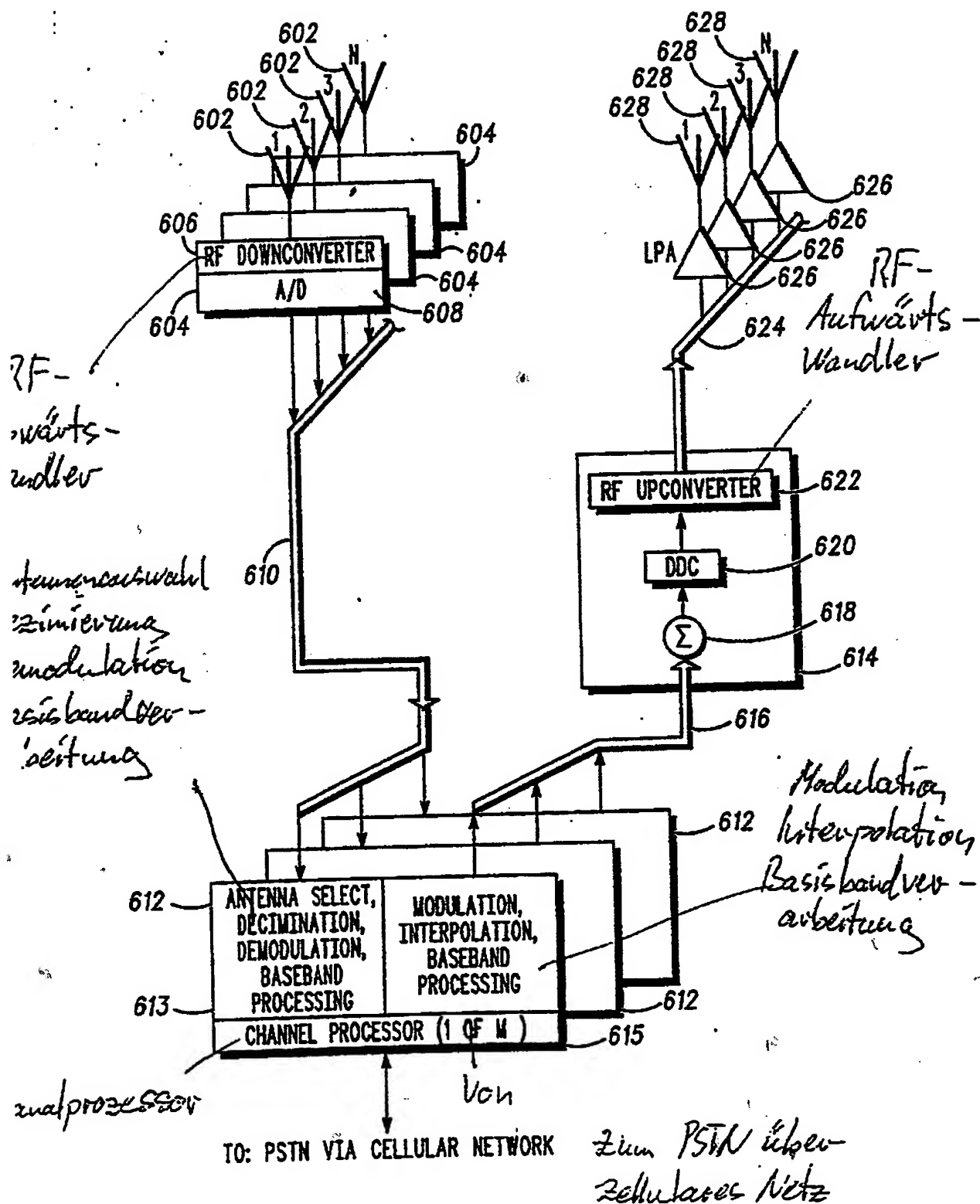
53



**FIG. 5**

5/23 54

FIG. 6

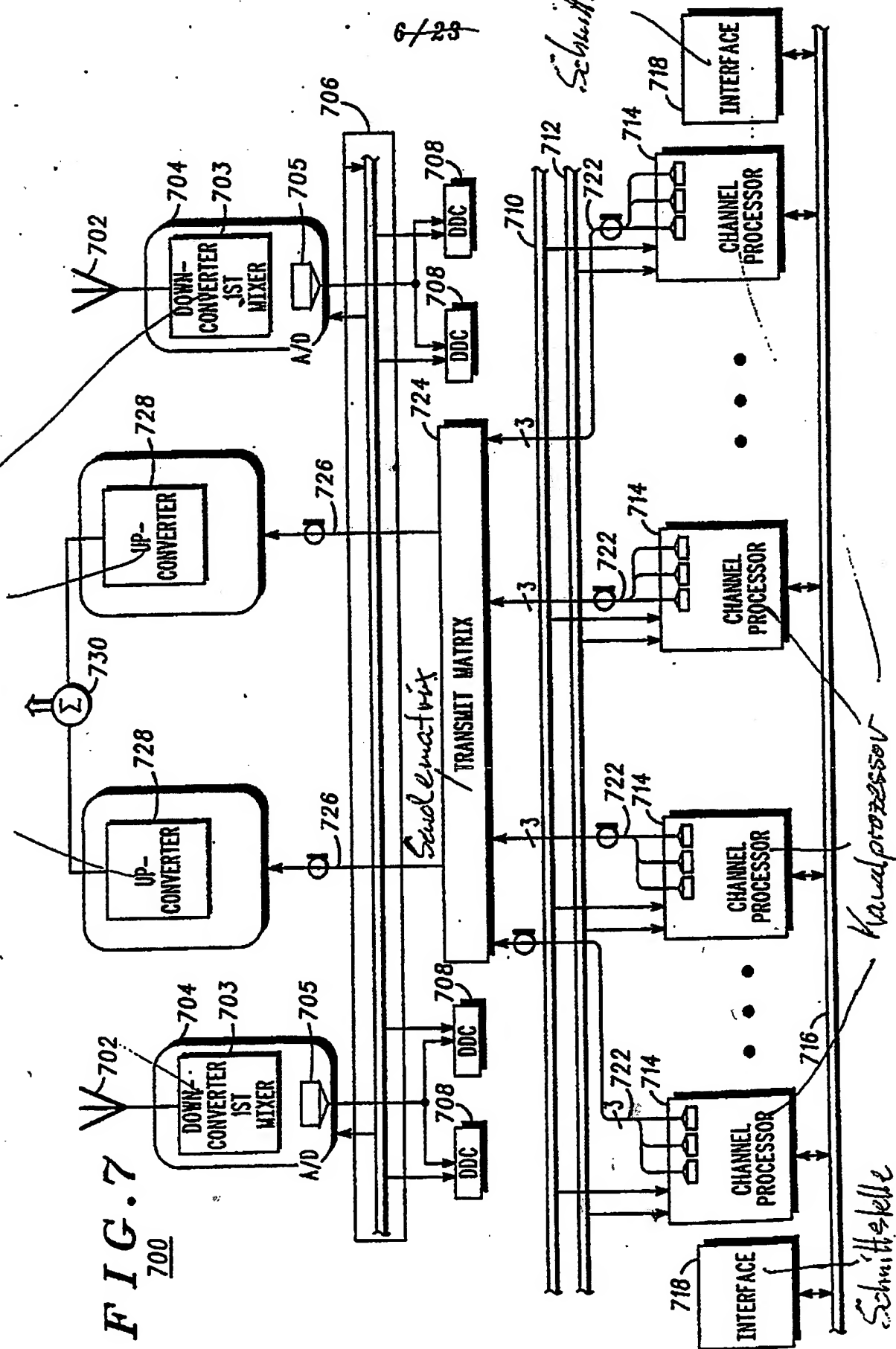


6/23

FIG. 7

700

Aufwärtswandler



Schmittstelle

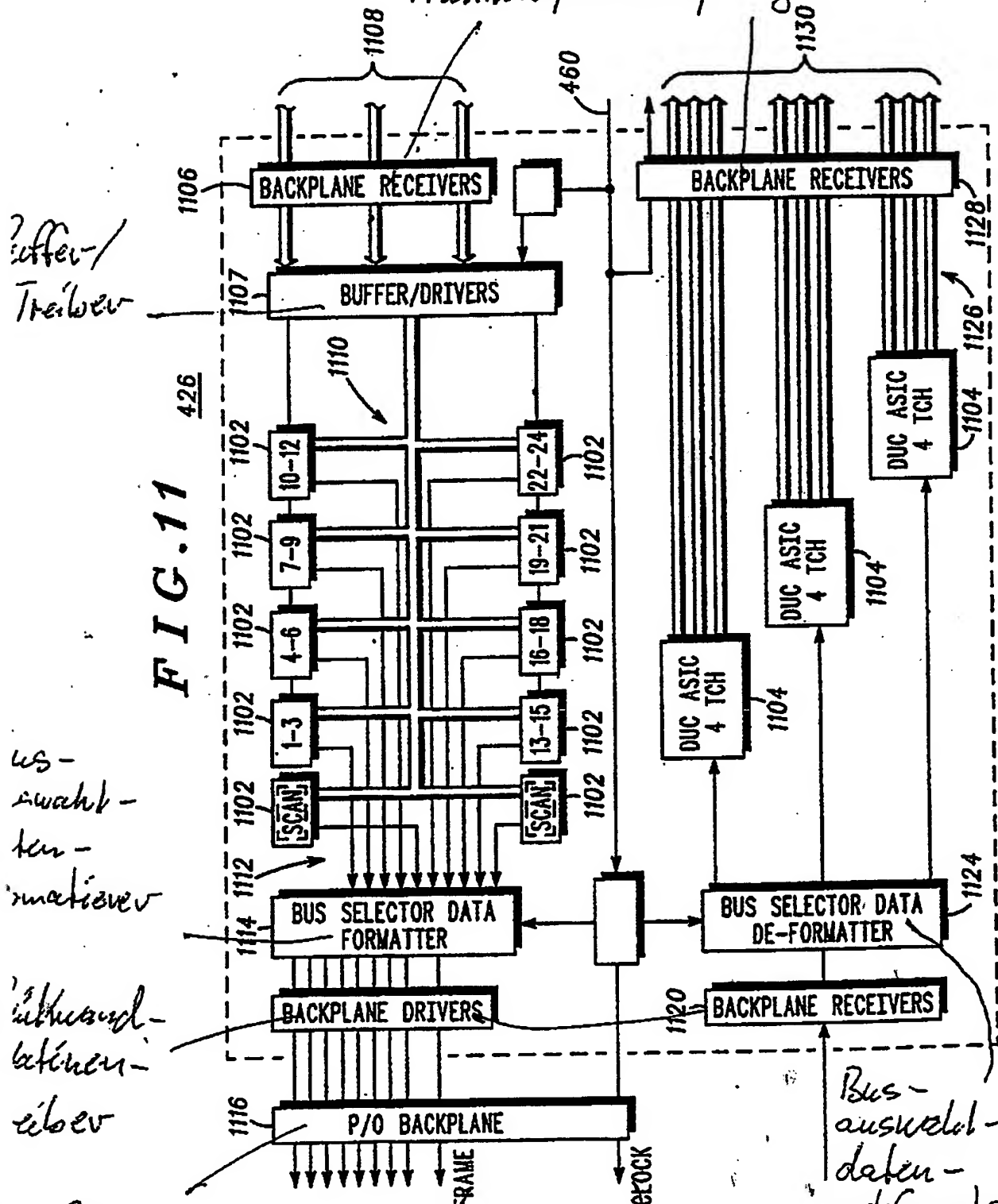
Kanalprozessor

Schmittstelle



8/23

Rückwandplatineneinfänger



uffer-/  
Treiber

us-  
wahl-  
ten-  
mativ

inhalts-  
betonen-  
eiser

10 Rückwandplatte

# Rechnen

Feb 11

Bus-  
auswahl-  
daten-  
entformateieren

Ausgangsdatenformatierer

FIG. 12

I&Q Daten

Zur Kanalprozessor-  
karte

Decimierungsfiler

Daten-  
auswähler

ROM-  
Tabelle

Steuereingaben  
von CPC

CONTROL INPUTS  
FROM CPC

I&Q DATA  
TO CHANNEL  
PROCESSOR  
CARD

1232

OUTPUT DATA  
FORMATTER

1224

FILTER

1222

DECIMATION  
FILTER

1224

FILTER

1218 Table  
CLOCK

1222

DECIMATION  
FILTER

1220

ROM LOCKUP  
TABLE

1220

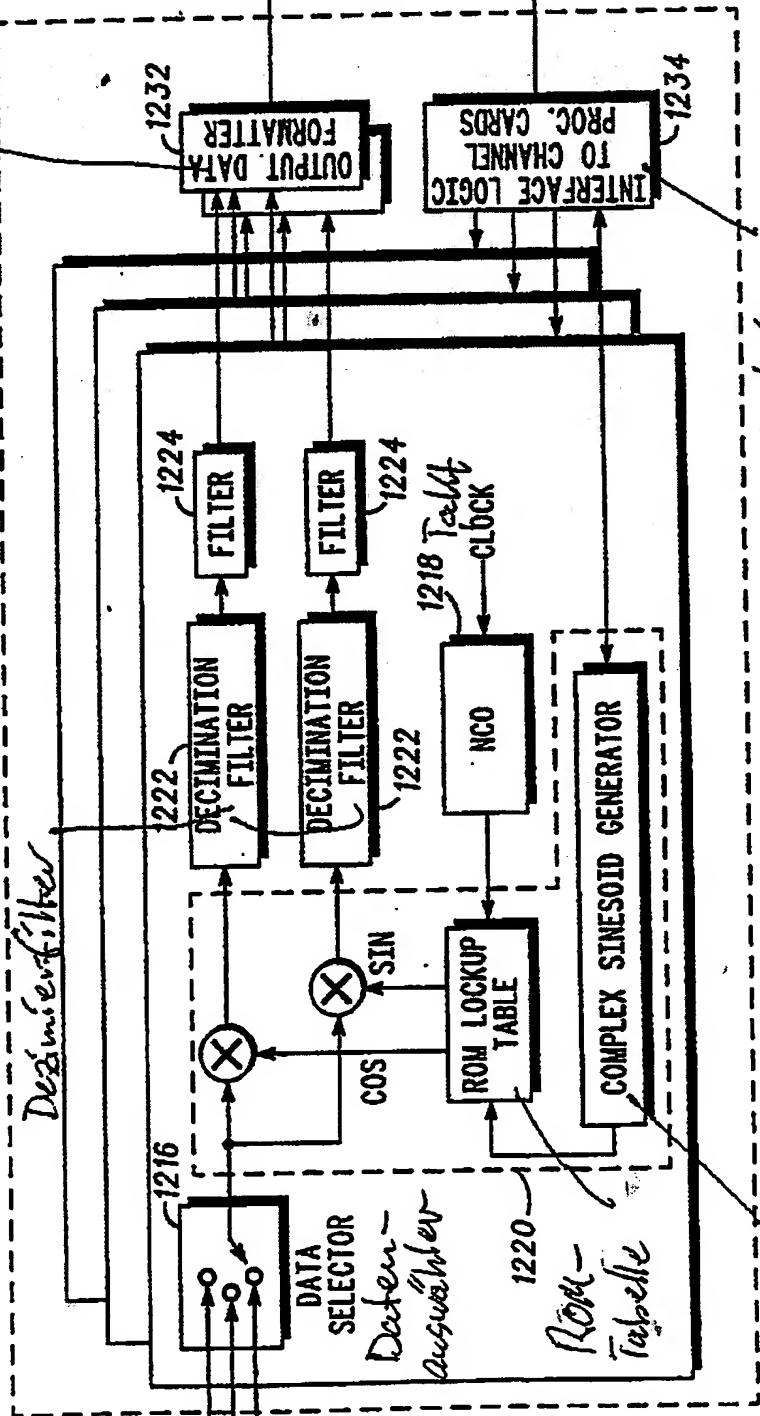
COMPLEX SINESOID GENERATOR

1234

INTERFACE LOGIC  
TO CHANNEL  
PROC. CARDS

Schnittstellenlogik, zu den Kanalprozessorkarten

Komplexer Sinuswellengenerator





Allgemeine  
Datenformatier-  
schaltungen

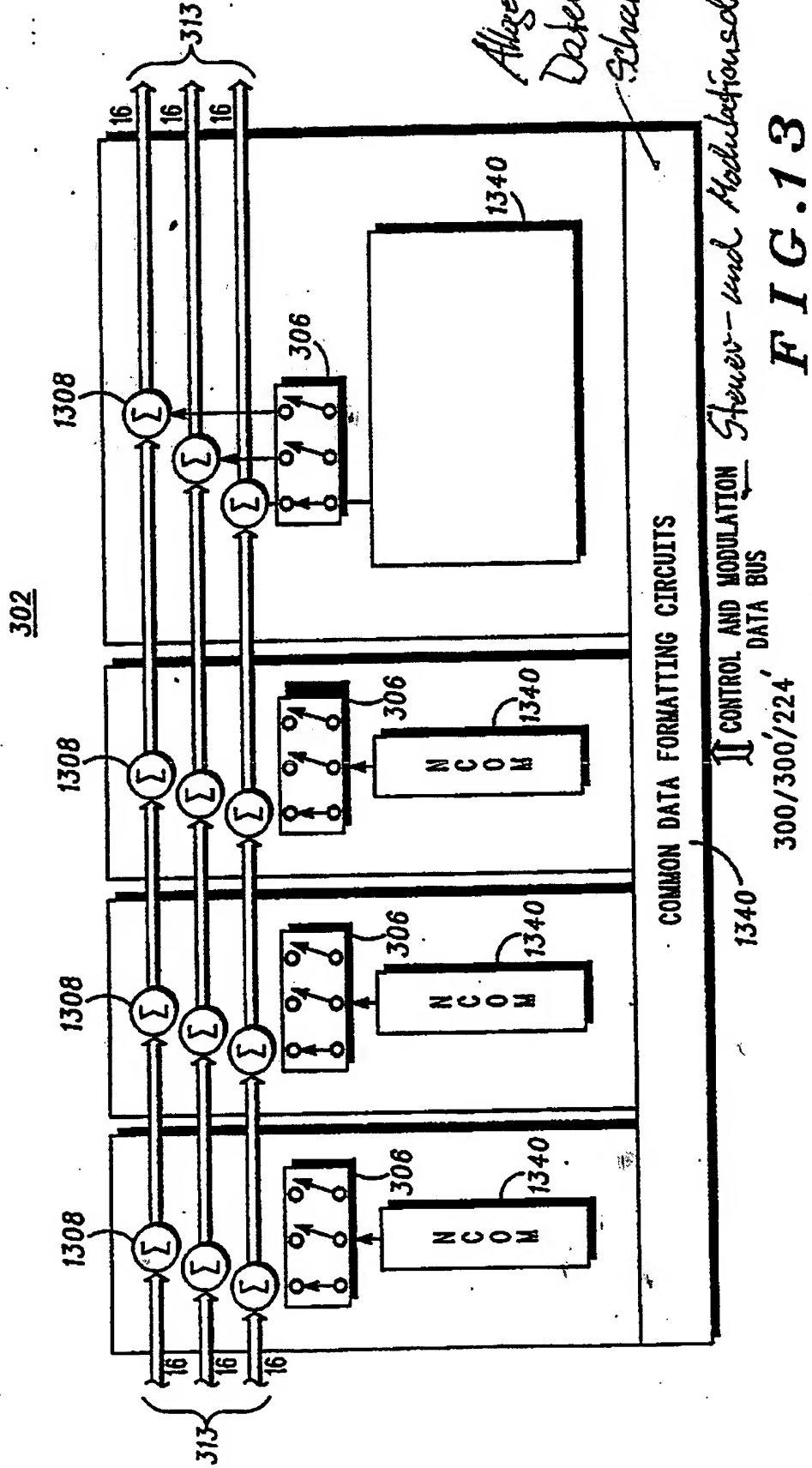


FIG. 13

FIG. 14

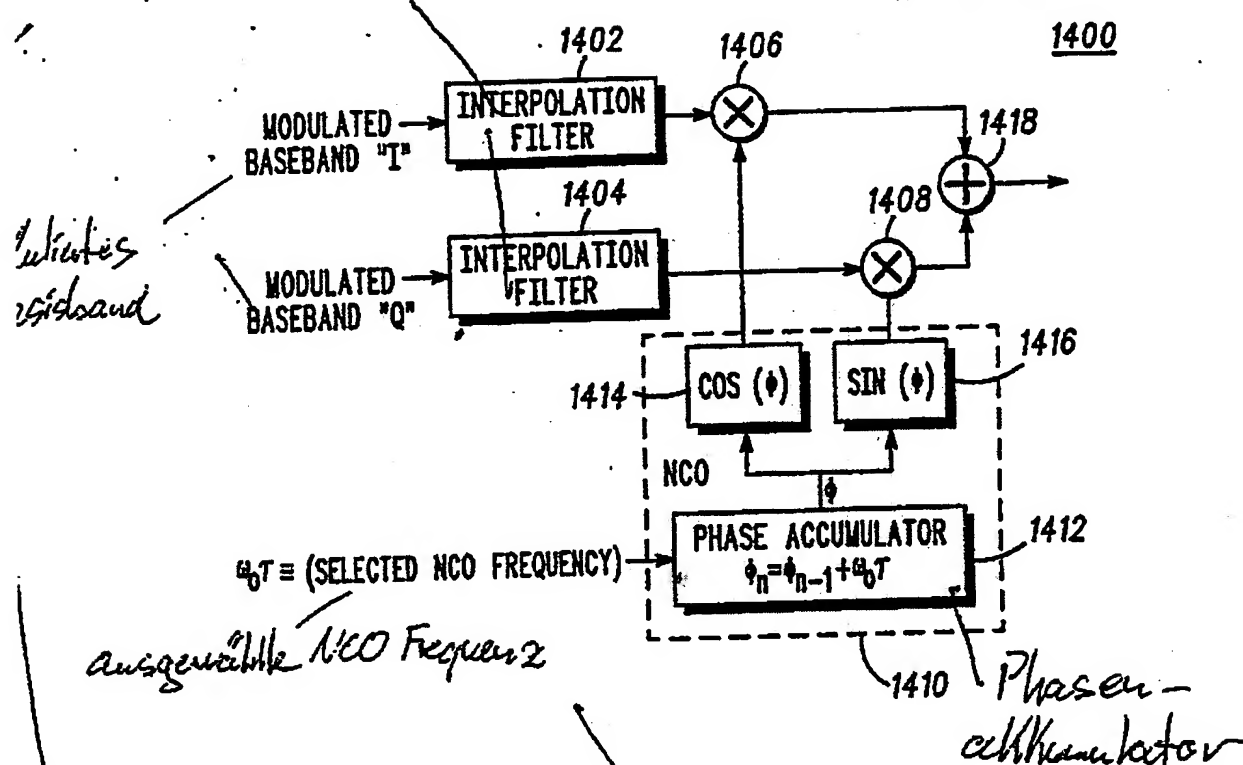
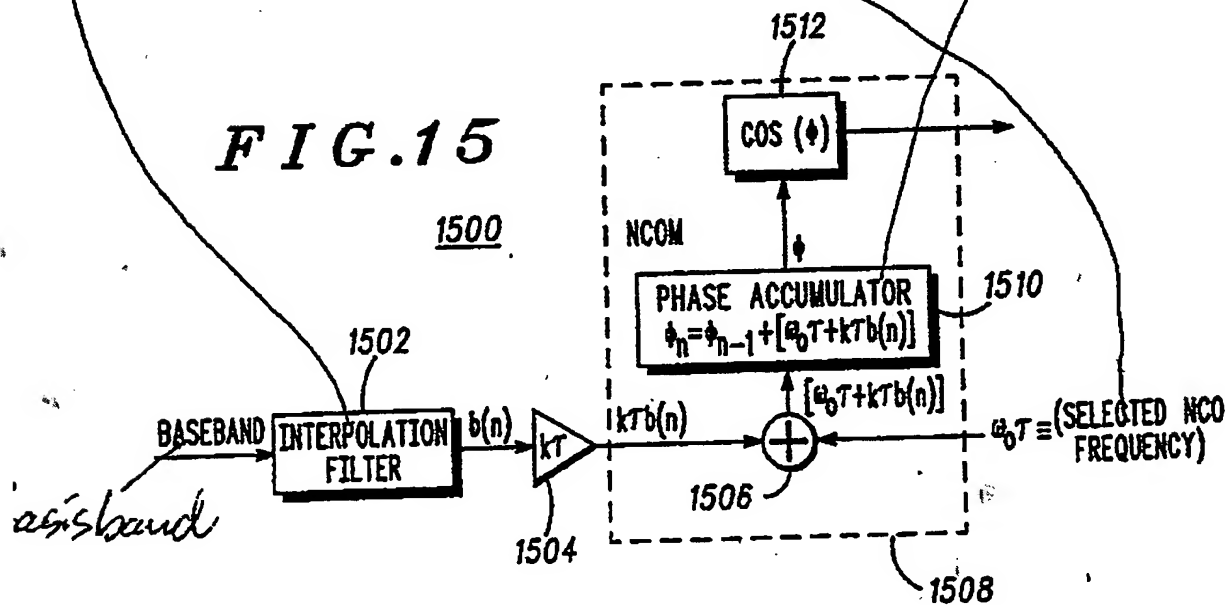
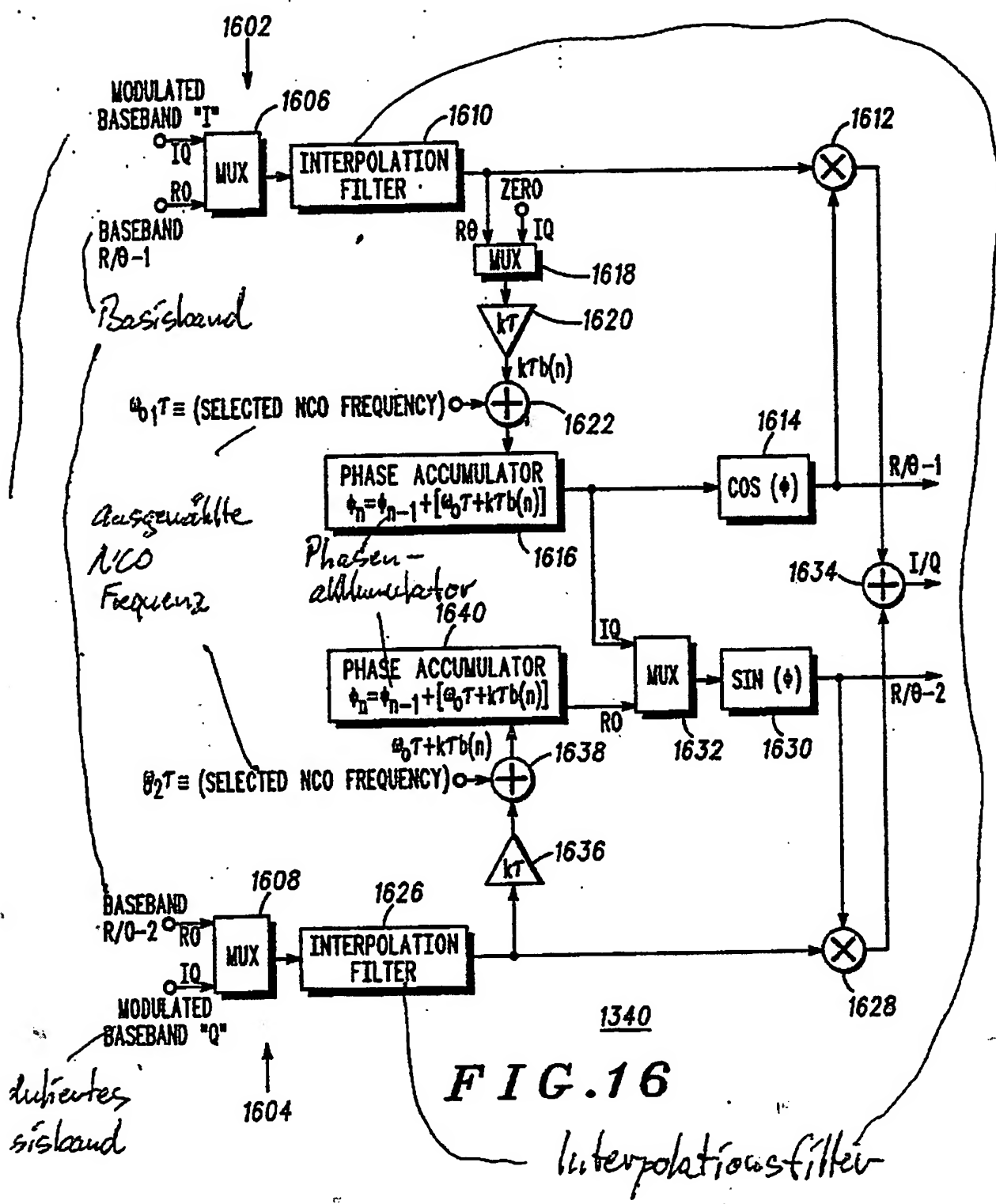


FIG. 15

1500





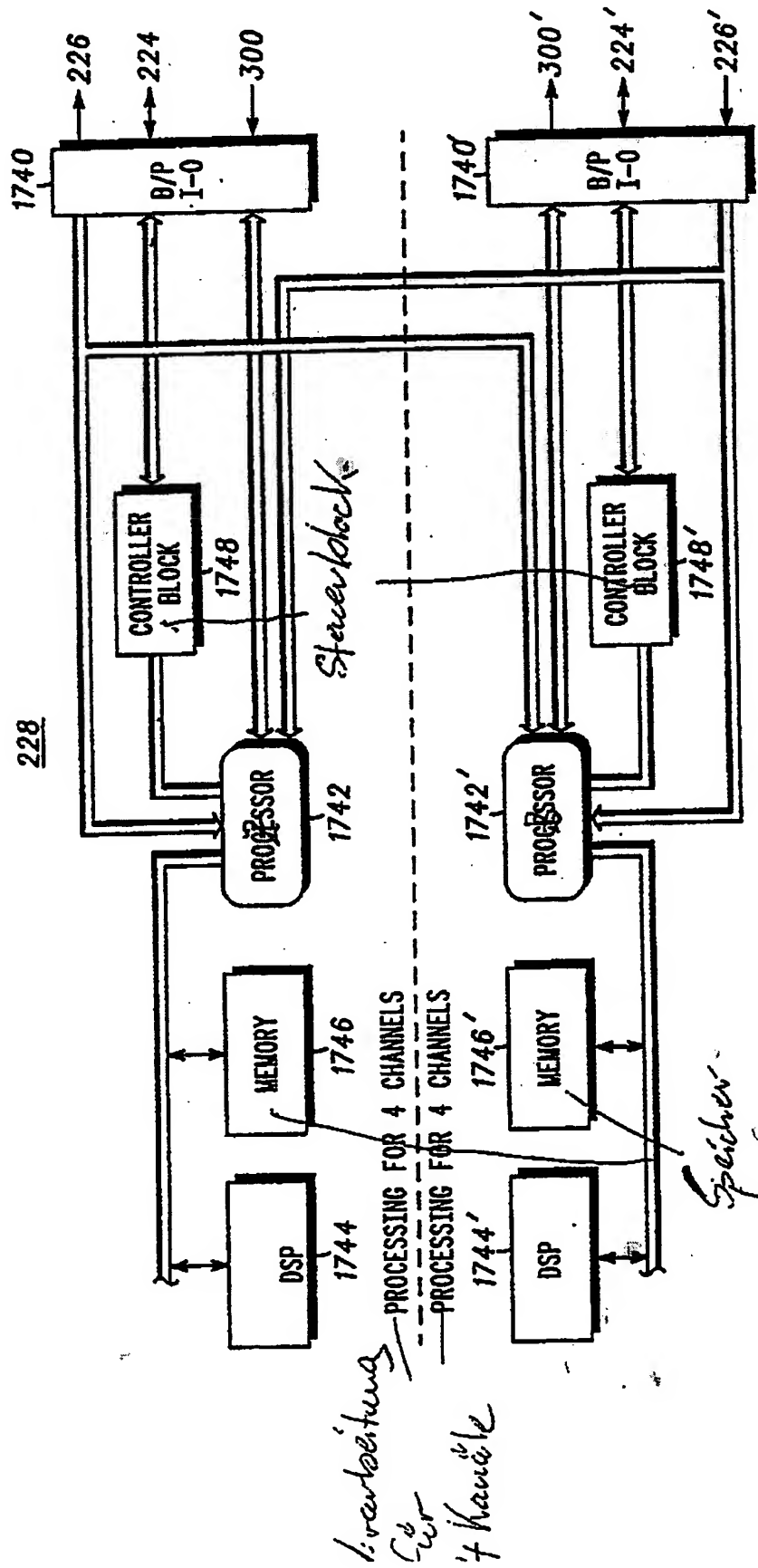


FIG. 17

um digitaler  
Aufwandswandlung-  
ASIC

Steuerblock

Verarbeitung  
für 4 Kanäle

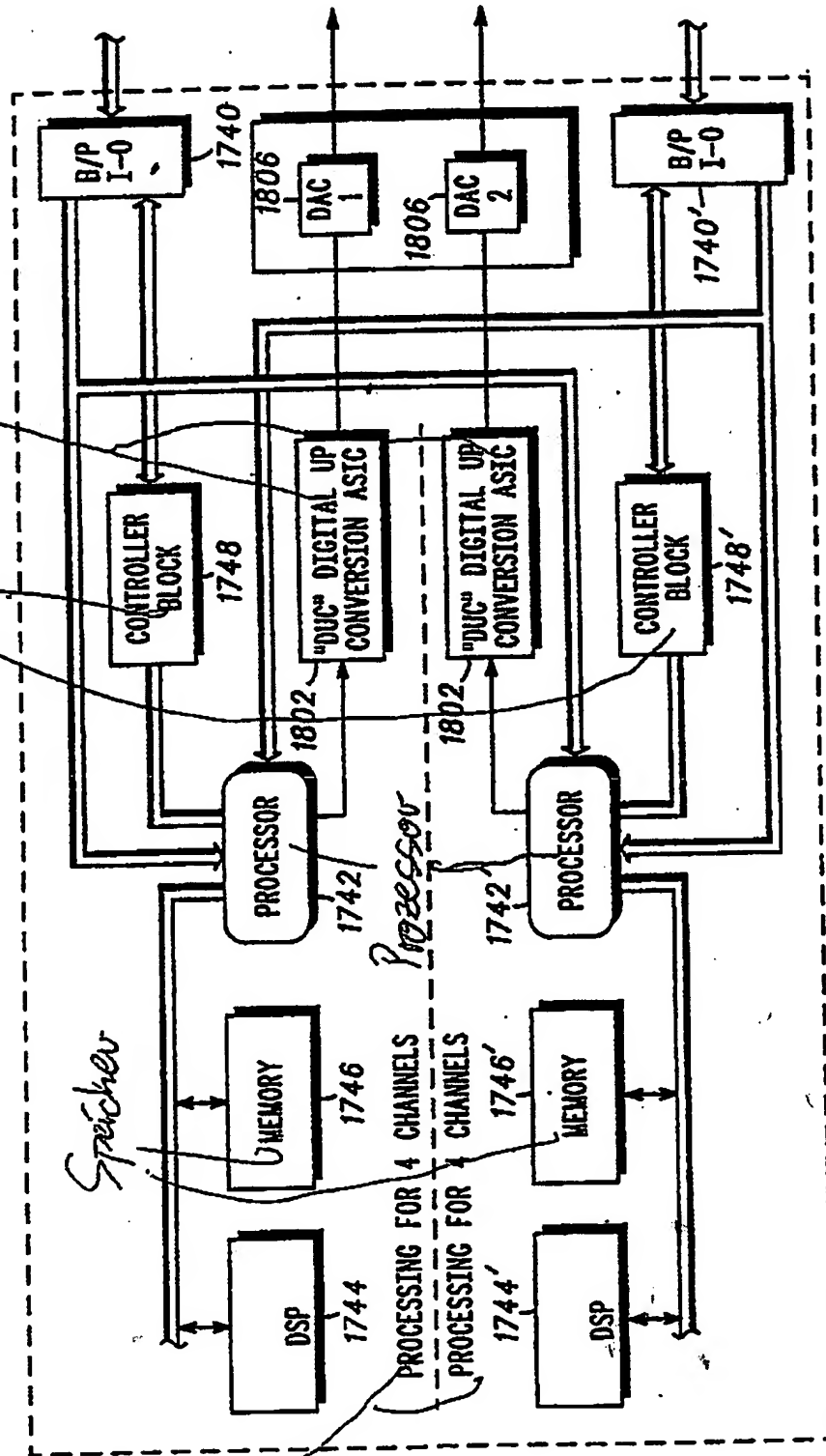


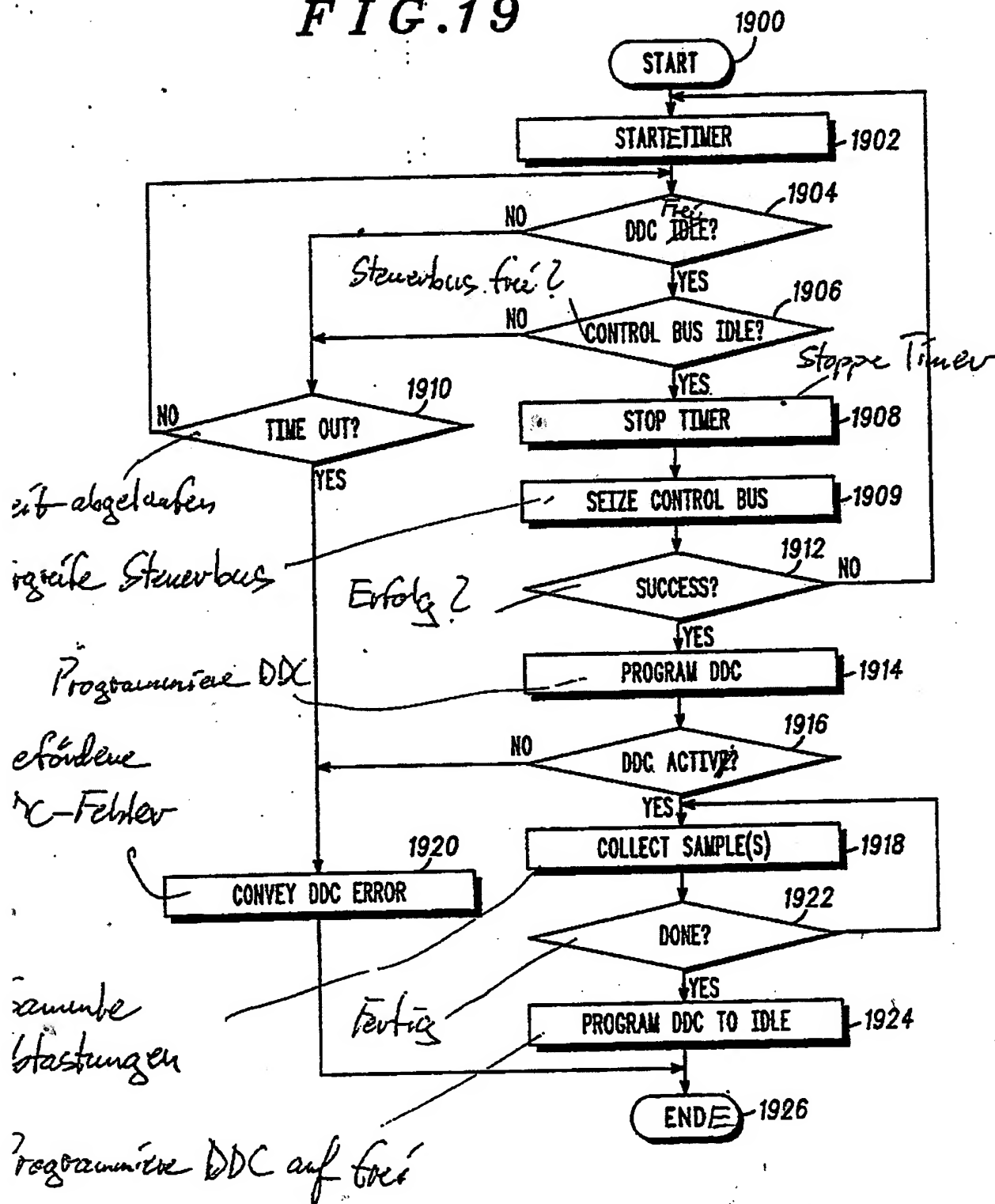
FIG. 18

15/23

64

DE 195 81 876 71

FIG. 19



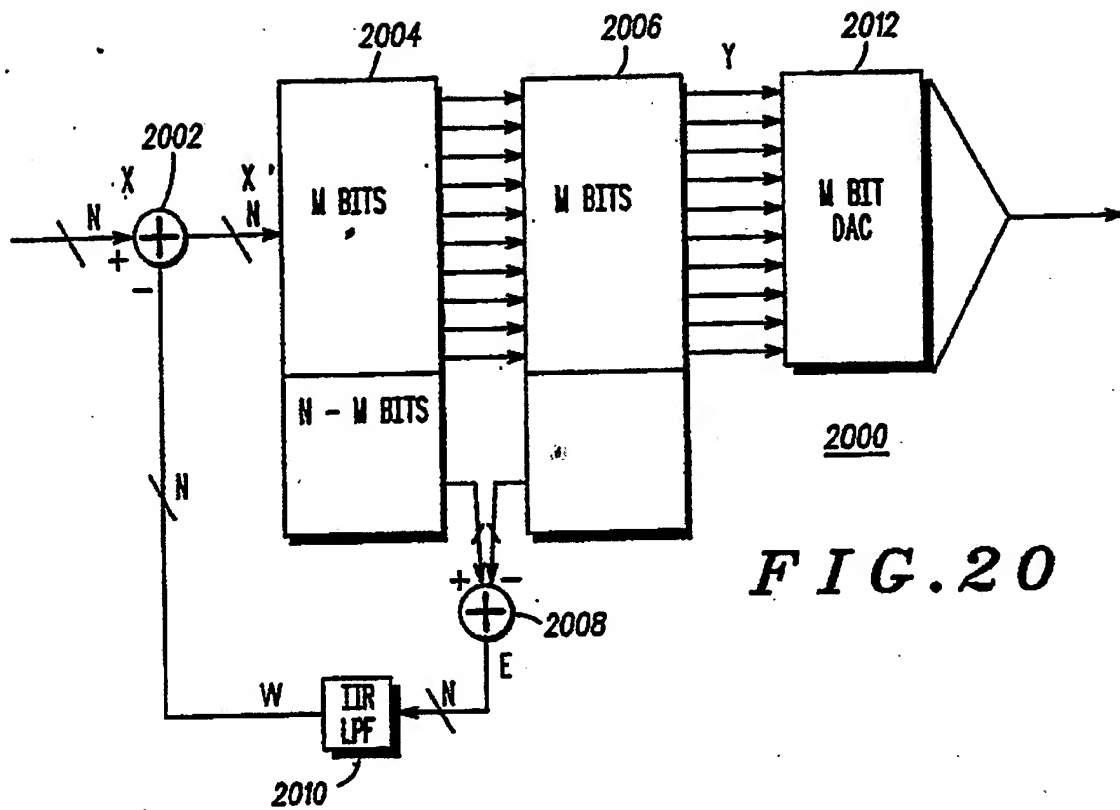
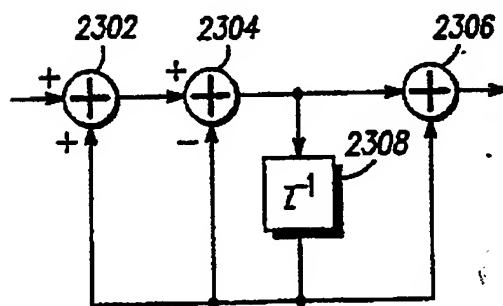


FIG. 20

FIG. 21

2010



66 DE 195 81 870 17/23

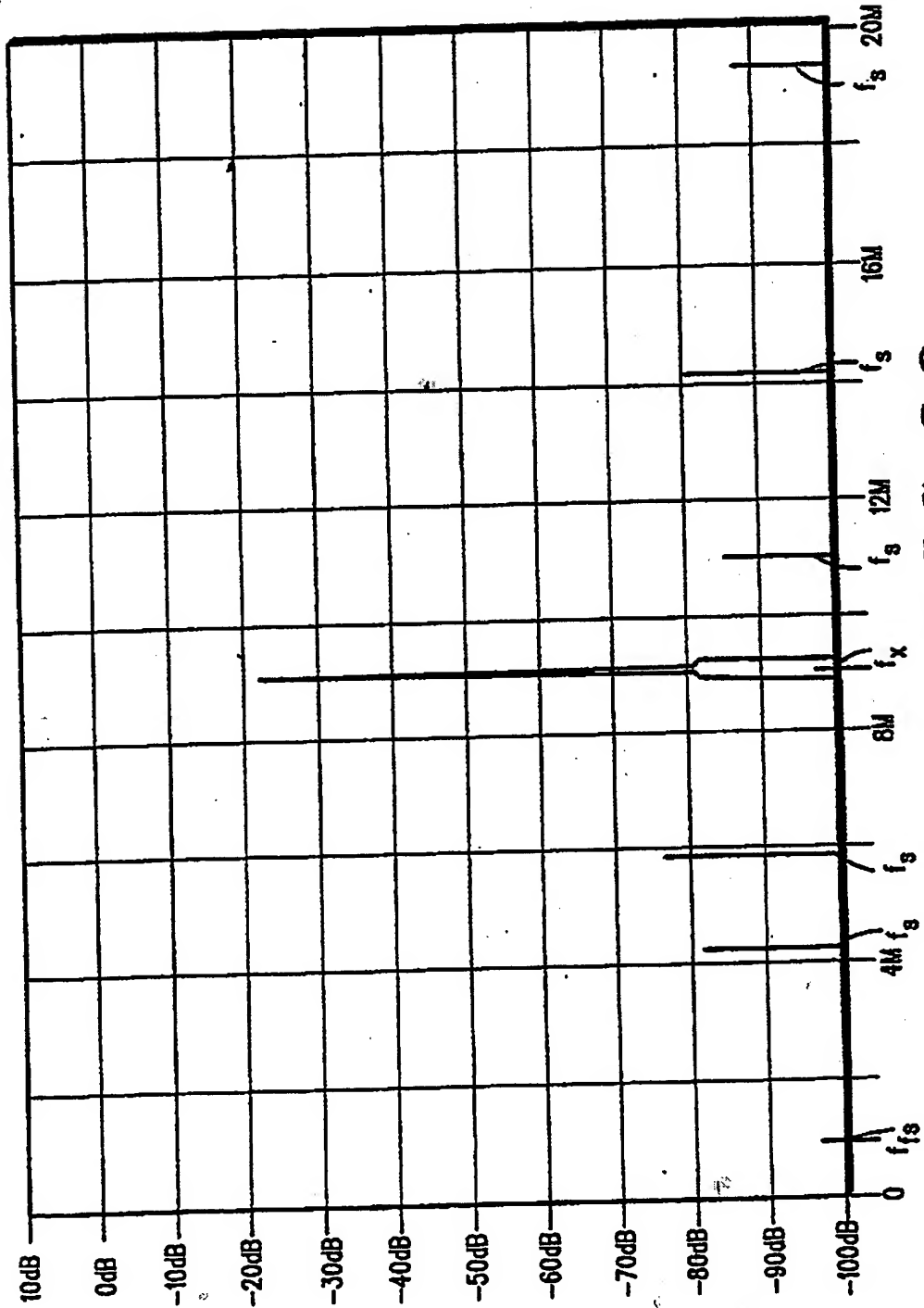


FIG. 22



67  
18/23

95 81 875

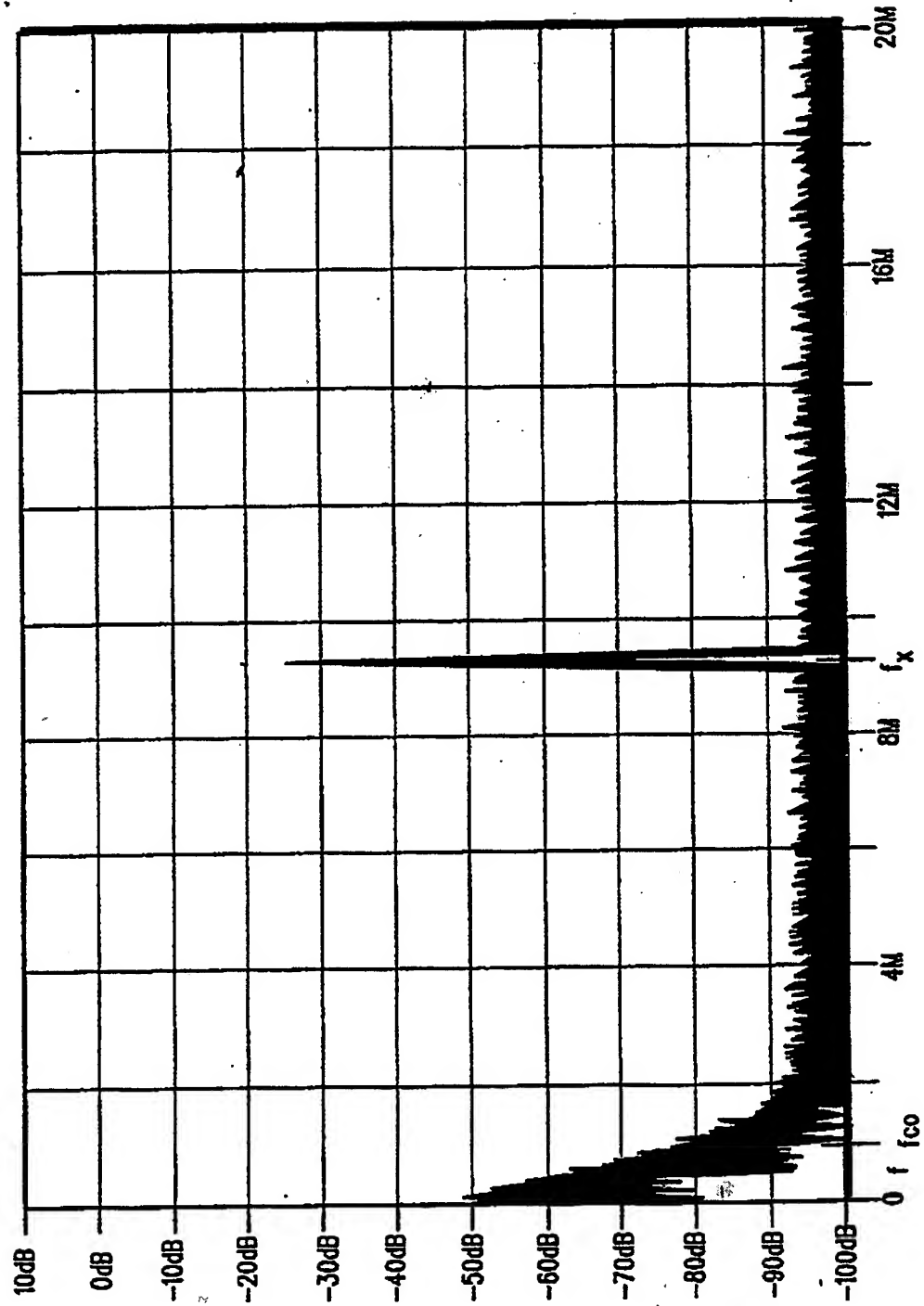
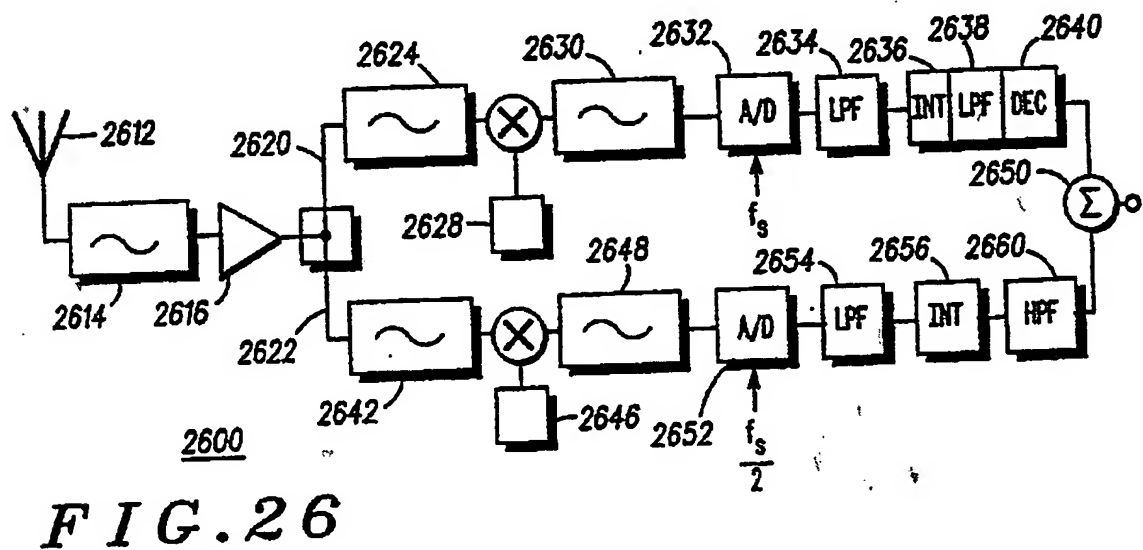
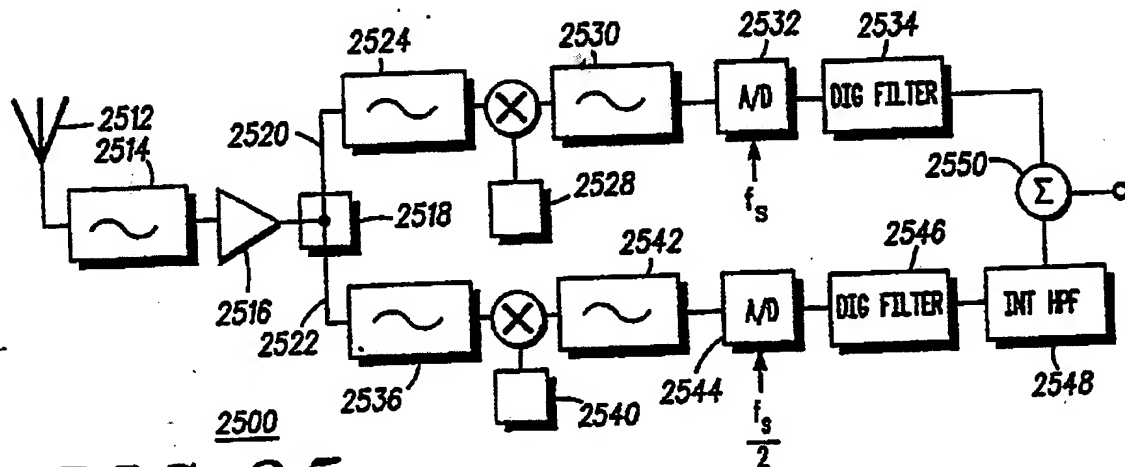
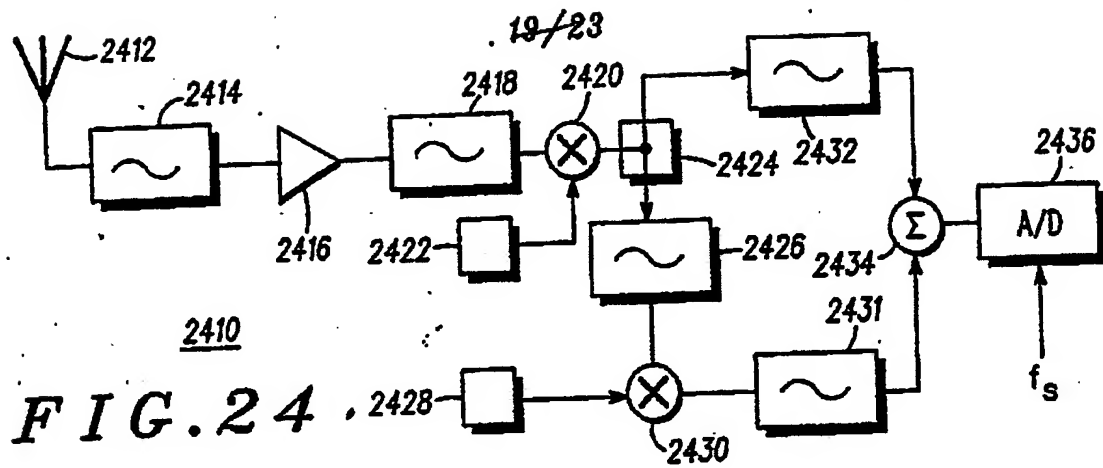


FIG. 23



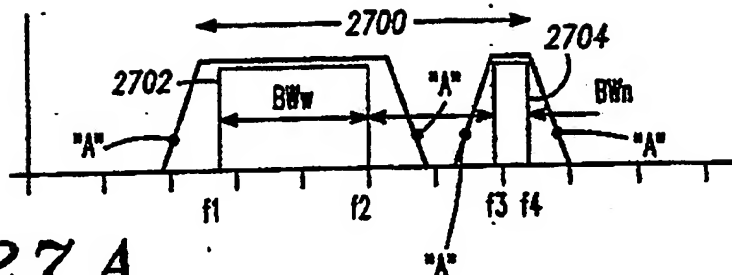


FIG. 27 A

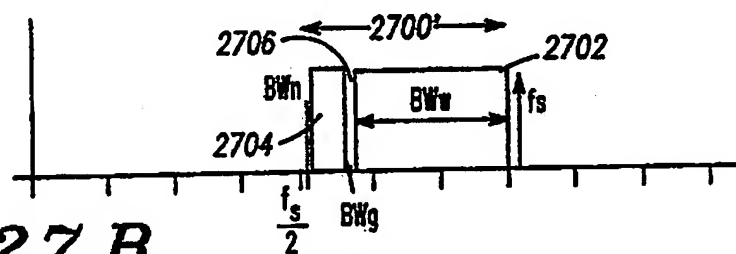


FIG. 27 B

*Analoges Filter*

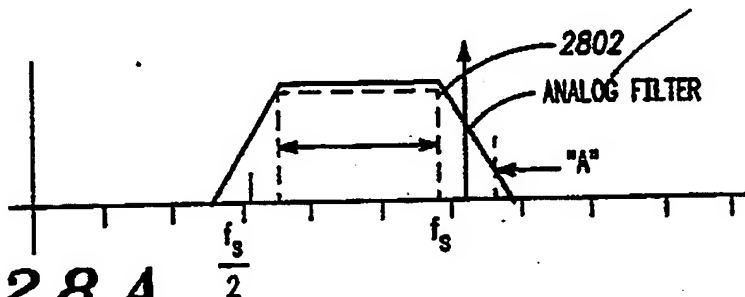


FIG. 28 A

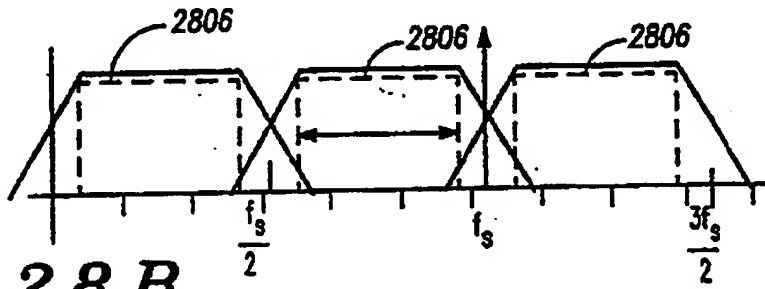


FIG. 28 B

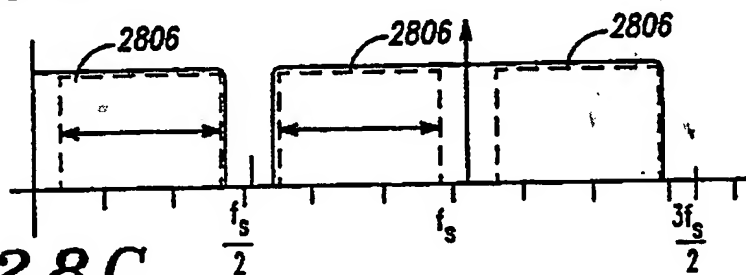


FIG. 28 C

Analoges Filter

70

81 876 71

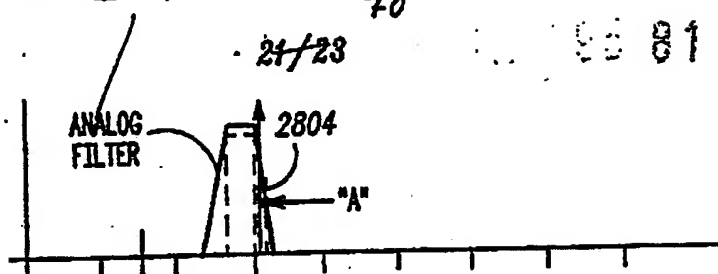


FIG. 28D

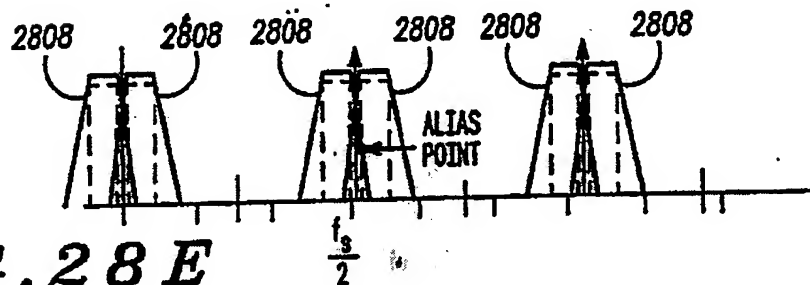


FIG. 28E

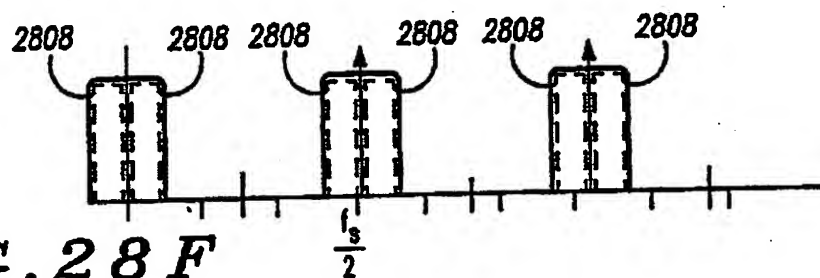


FIG. 28F

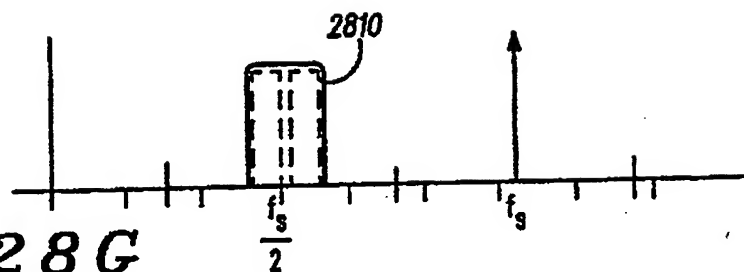


FIG. 28G

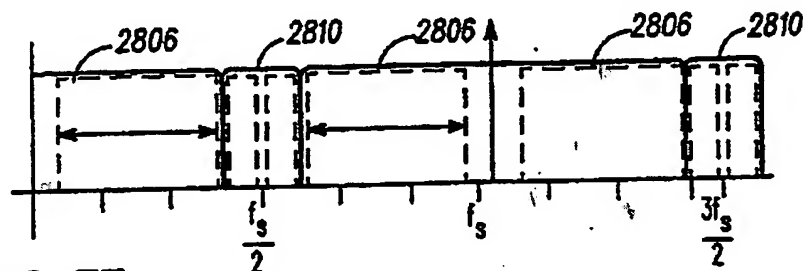


FIG. 28H

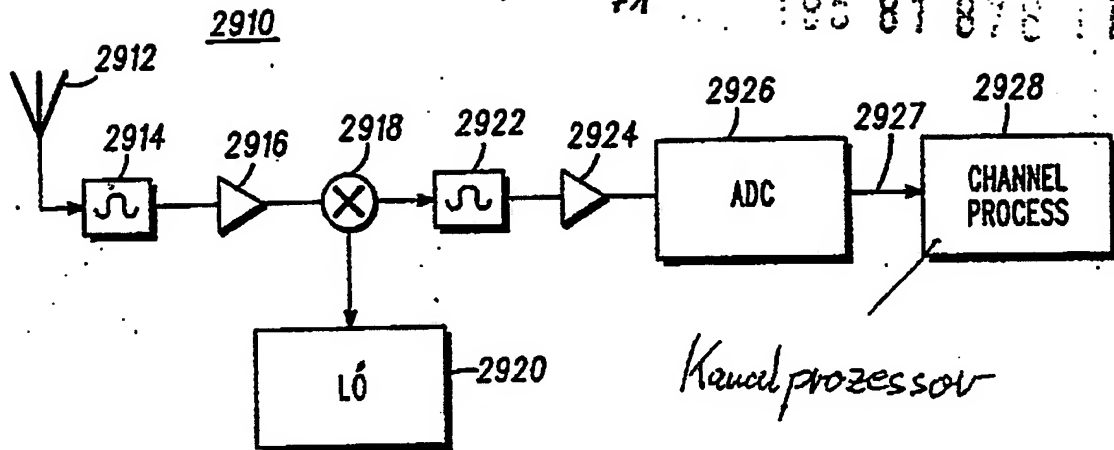


FIG. 29

Empfange Signal mit  
aufgespaltenem  
Frequenzband

verschiebe Signal mit  
aufgespaltenem  
Frequenzband um eine  
Referenzfrequenz

digitalisiere das  
verschobene Signal  
in aufgespaltenem  
Frequenzband

verarbeite das digitale  
Signal, um die  
Kommunikationsänderungen  
wieder zu gewinnen

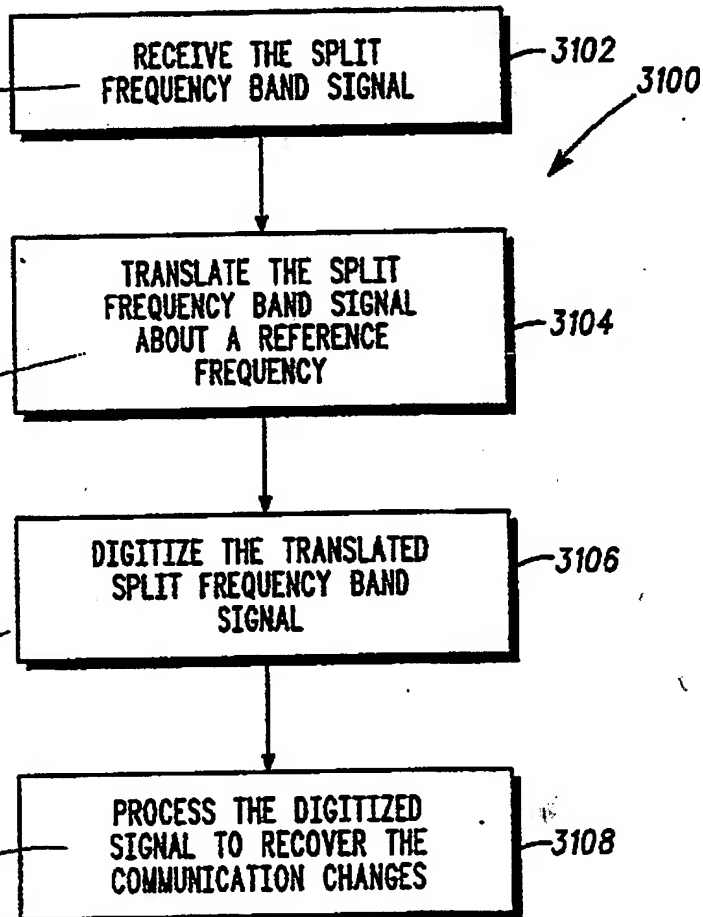


FIG. 31

20

72

.23/23

D 195 81 876 T1

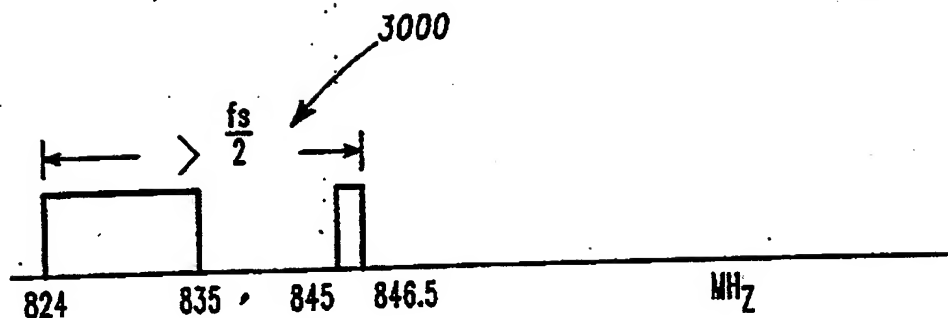


FIG. 30A

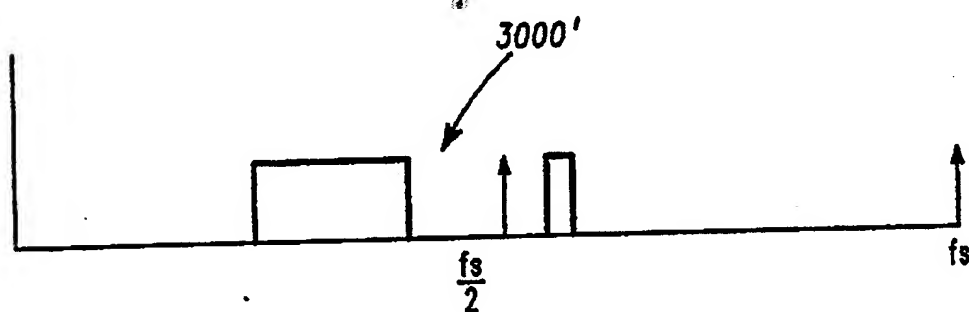


FIG. 30B

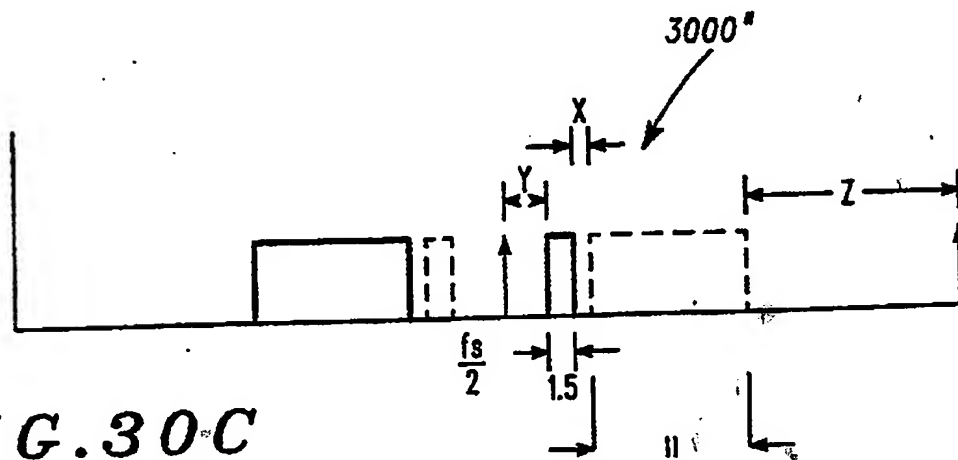


FIG. 30C

Docket # CLL-10197

Applic. # 10/008,774

Applicant: Dötsch et al.

Lerner and Greenberg, P.A.

Post Office Box 2480

Hollywood, FL 33022-2480

Tel: (954) 925-1100 Fax: (954) 925-1101

**This Page is Inserted by IFW Indexing and Scanning  
Operations and is not part of the Official Record**

**BEST AVAILABLE IMAGES**

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

☒ **BLACK BORDERS**

☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**

☐ **FADED TEXT OR DRAWING**

☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**

☐ **SKEWED/SLANTED IMAGES**

☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**

☐ **GRAY SCALE DOCUMENTS**

☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**

☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**

☐ **OTHER:** \_\_\_\_\_

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.**

**THIS PAGE BLANK (USPTO)**